

DANS CE CADRE

Académie :	Session :
Examen :	Série :
Spécialité/Option :	Repère de l'épreuve :
Epreuve/sous épreuve :	
NOM :	
<small>(en majuscule, suivi s'il y a lieu, du nom d'épouse)</small>	n° du candidat : <input type="text"/>
Prénoms :	
Né(e) le :	<small>(le numéro est celui qui figure sur la convocation ou liste d'appel)</small>

NE RIEN ECRIRE

**EPREUVE E1
COMMUNICATION TECHNIQUE**

Partie 3 : Electronique

NE RIEN ECRIRE DANS CE CADRE

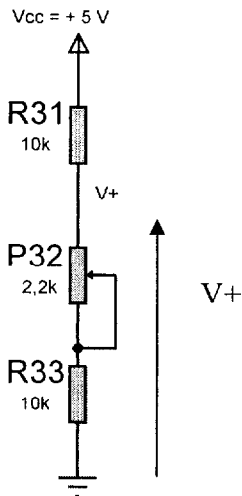
A.2) b) Calculer la tension VR34 pour une température de 25°C. (0,5 point)

.....

A.3) Calculer les valeurs minimale et maximale de la résistance équivalente de l'ensemble P₃₂ et R₃₃. (0,5 point)

.....

A.4) P₃₂ = 0 Ω. En déduire la valeur de la tension V+ . (0,5 point)



.....

A.5) Indiquer et justifier le mode de fonctionnement du circuit U611. Donner les valeurs possibles de la tension présente en sortie de ce circuit. (1 point)

.....

A.6) On a V+ = 2,5 V et VR34 = 2.3 V . Déterminer la tension de sortie de l'ensemble U611. (0,5 point)

.....

NE RIEN ECRIRE DANS CE CADRE

A.7) Lorsque le phototransistor Q_1 est saturé, le courant maximal circulant dans celui-ci doit être de 4 mA et la tension V_{ce} aux bornes du transistor est de 0,4 V. Déterminer la valeur de R_{36} pour obtenir ce courant. (1 point)

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

A.8) Synthèse. Compléter le tableau suivant : (1,5 points)

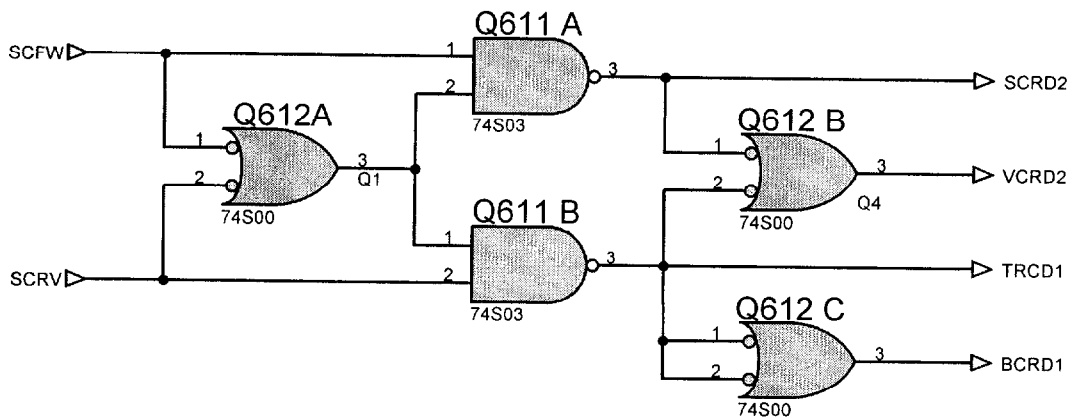
	Tension de sortie de l'amplificateur	Etat de la diode de Q_1	Etat du phototransistor Q_1	Valeur de V_{out}
VR33 = 2,3 V et $V_+ = 2,5V$				
VR33 = 4 V et $V_+ = 2,5V$				

NE RIEN ECRIRE DANS CE CADRE

◇ Etude structurelle de la partie numérique.

Cette partie de l'étude concerne les circuits logiques qui participent « au circuit de validation » de la fonction « alimentation/désalimentation du moteur » de la carte « circuit d'asservissement/puissance des moteurs ».

Schéma structurel du circuit de validation est donné ci-après.



A.9) Déterminer l'équation logique Q1 à la sortie du circuit Q612 A en fonction des entrées SCRv et SCFW. (0,5 point)

.....

.....

A.10) a) A l'aide du théorème de « DE-MORGAN », simplifier l'équation précédente. (0,5 point)

.....

.....

.....

b) Par quel opérateur logique peut-on remplacer Q612 A ? (0,5 point)

.....

.....

.....

NE RIEN ECRIRE DANS CE CADRE

A.11) a) Déterminer l'équation logique TRCD1 à la sortie du circuit Q611 B en fonction des entrées SCR V et Q1. (0,5 point)

.....
.....
.....

b) En déduire, l'équation logique de TRCD1, en fonction de SCR V et SCFW. (0,5 point)

.....
.....
.....

A.12) a) Déterminer l'équation logique BCRD1 à la sortie du circuit Q612 C en fonction de TRCD1. (0,5 point)

.....
.....
.....

b) Par quel opérateur logique peut-on remplacer Q612 C ? (0,5 point).....

.....
.....

A.13) Compléter la table de vérité suivante : (1 point)

SCFW	SCR V		Q1	TRCD1	BCRD1
0	0				
0	1				
1	0				
1	1				

DOCUMENTS TECHNIQUES ELECTRONIQUES

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

(Note 5)

	LM741A	LM741E	LM741	LM741C
Supply Voltage	±22V	±22V	±22V	±18V
Power Dissipation (Note 1)	500 mW	500 mW	500 mW	500 mW
Differential Input Voltage	±30V	±30V	±30V	±30V
Input Voltage (Note 2)	±15V	±15V	±15V	±15V
Output Short Circuit Duration	Continuous	Continuous	Continuous	Continuous
Operating Temperature Range	-55°C to +125°C	0°C to +70°C	-55°C to +125°C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Junction Temperature	150°C	100°C	150°C	100°C
Soldering Information				
N-Package (10 seconds)	260°C	260°C	260°C	260°C
J- or H-Package (10 seconds)	300°C	300°C	300°C	300°C
M-Package				
Vapor Phase (60 seconds)	215°C	215°C	215°C	215°C
Infrared (15 seconds)	215°C	215°C	215°C	215°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

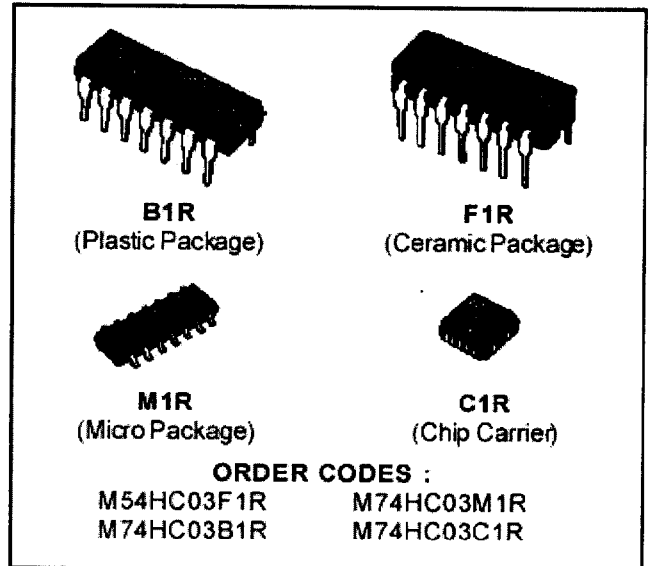
ESD Tolerance (Note 6)	400V	400V	400V	400V
------------------------	------	------	------	------

Electrical Characteristics (Note 3)

Parameter	Conditions	LM741A/LM741E			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	$T_A = 25^\circ\text{C}$ $R_B \leq 10\text{ k}\Omega$ $R_S \leq 50\Omega$		0.8	3.0	1.0	5.0		2.0	6.0	mV	
	$T_{AMN} \leq T_A \leq T_{MAX}$ $R_B \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$			4.0		6.0			7.5	mV	
Average Input Offset Voltage Drift				15						$\mu\text{V}/^\circ\text{C}$	
Input Offset Voltage Adjustment Range	$T_A = 25^\circ\text{C}$, $V_B = \pm 20\text{V}$	±10			±15			±15		mV	
Input Offset Current	$T_A = 25^\circ\text{C}$		3.0	30	20	200		20	200	nA	
	$T_{AMN} \leq T_A \leq T_{MAX}$			70	85	500			300	nA	
Average Input Offset Current Drift				0.5						$\text{nA}/^\circ\text{C}$	
Input Bias Current	$T_A = 25^\circ\text{C}$		30	80	80	500		80	500	nA	
	$T_{AMN} \leq T_A \leq T_{MAX}$			0.210		1.5			0.8	μA	
Input Resistance	$T_A = 25^\circ\text{C}$, $V_B = \pm 20\text{V}$	1.0	6.0		0.3	2.0		0.3	2.0	M Ω	
	$T_{AMN} \leq T_A \leq T_{MAX}$ $V_B = \pm 20\text{V}$	0.5								M Ω	
Input Voltage Range	$T_A = 25^\circ\text{C}$							±12	±13	V	
	$T_{AMN} \leq T_A \leq T_{MAX}$				±12	±13				V	
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}$, $R_L \geq 2\text{ k}\Omega$ $V_B = \pm 20\text{V}$, $V_O = \pm 15\text{V}$ $V_B = \pm 15\text{V}$, $V_O = \pm 10\text{V}$	50			50	200		20	200	V/mV V/mV	
	$T_{AMN} \leq T_A \leq T_{MAX}$ $R_L \geq 2\text{ k}\Omega$ $V_B = \pm 20\text{V}$, $V_O = \pm 15\text{V}$ $V_B = \pm 15\text{V}$, $V_O = \pm 10\text{V}$	32						15		V/mV V/mV	
	$T_{AMN} \leq T_A \leq T_{MAX}$ $R_L \geq 2\text{ k}\Omega$ $V_B = \pm 5\text{V}$, $V_O = \pm 2\text{V}$	10			25					V/mV V/mV	

QUAD 2-INPUT OPEN DRAIN NAND GATE

- HIGH SPEED
 $t_{pZ} = 5 \text{ ns (TYP.) AT } V_{CC} = 5 \text{ V}$
- LOW POWER DISSIPATION
 $I_{CC} = 1 \mu\text{A (MAX.) AT } T_A = 25 \text{ }^\circ\text{C}$
- HIGH NOISE IMMUNITY
 $V_{NIH} = V_{NIL} = 28 \% V_{CC} \text{ (MIN.)}$
- OUTPUT DRIVE CAPABILITY
10 LSTTL LOADS
- BALANCED PROPAGATION DELAYS
 $t_{PLH} = t_{PHL}$
- WIDE OPERATING VOLTAGE RANGE
 $V_{CC} \text{ (OPR)} = 2 \text{ V TO } 6 \text{ V}$
- PIN AND FUNCTION COMPATIBLE WITH 54/74LS03



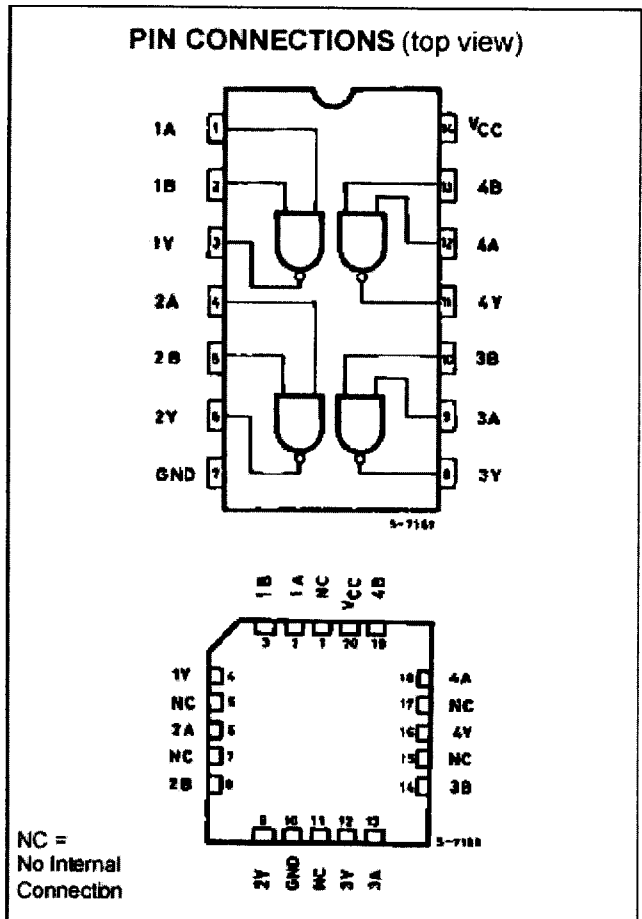
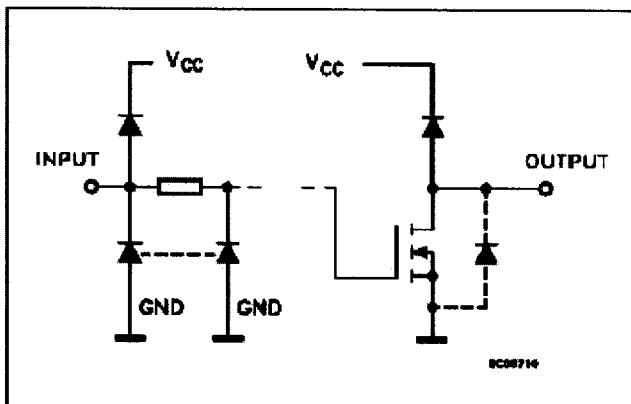
DESCRIPTION

The M54/74HC03 is a high speed CMOS QUAD 2-INPUT OPEN DRAIN NAND GATE fabricated in silicon gate C²MOS technology.

It has the same high speed performance of LSTTL combined with true CMOS low power consumption.

The internal circuit is composed of 3 stages including buffer output, which gives high noise immunity and stable output. This device can, with an external pull-up resistor, be used in wired AND configuration. This device can be also used as a led driver and in any other application requiring a current sink. All inputs are equipped with protection circuits against static discharge and transient excess voltage.

INPUT AND OUTPUT EQUIVALENT CIRCUIT



M54/M74HC03

TRUTH TABLE

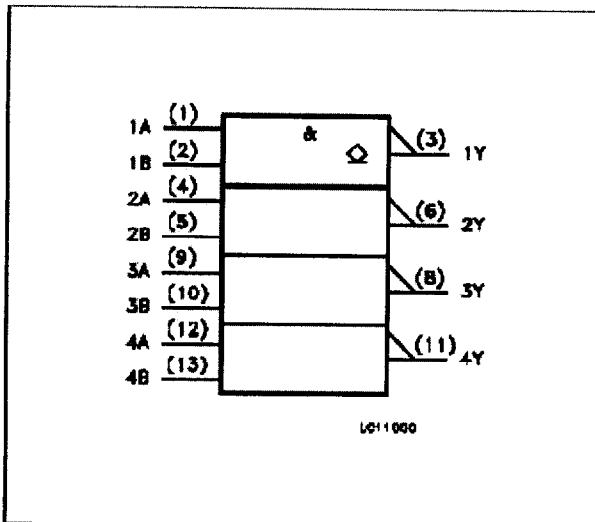
A	B	Y
L	L	Z
L	H	Z
H	L	Z
H	H	L

Z = HIGH IMPEDANCE

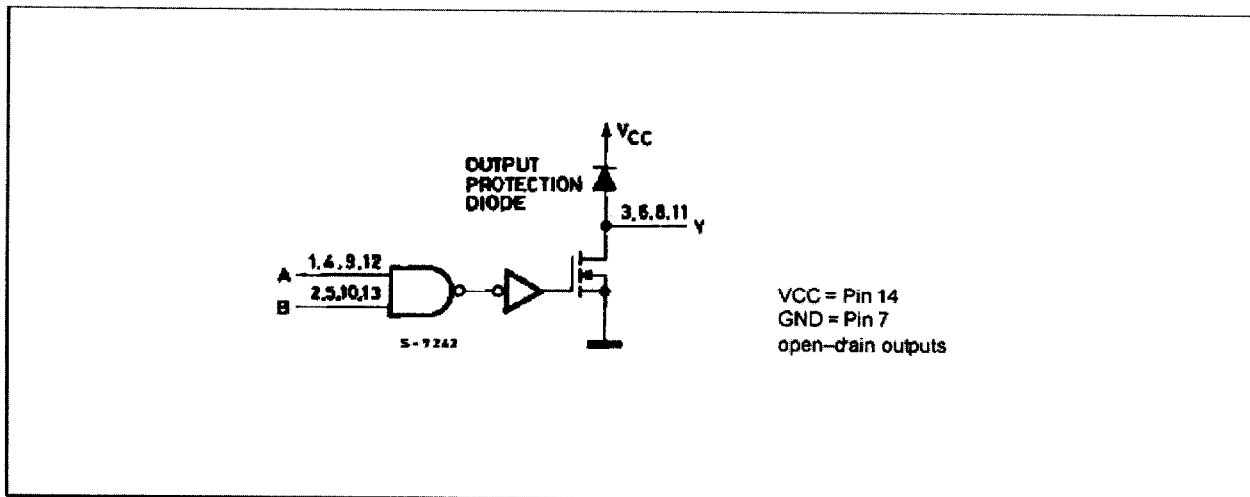
PIN DESCRIPTION

PIN No	SYMBOL	NAME AND FUNCTION
1, 4, 9, 12	1A to 4A	Data Inputs
2, 5, 10, 13	1B to 4B	Data Inputs
3, 6, 8, 11	1Y to 4Y	Data Outputs
7	GND	Ground (0V)
14	Vcc	Positive Supply Voltage

IEC LOGIC SYMBOL



CIRCUIT DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{CC}	Supply Voltage	-0.5 to +7	V
V _I	DC Input Voltage	-0.5 to V _{CC} + 0.5	V
V _O	DC Output Voltage	-0.5 to V _{CC} + 0.5	V
I _{IK}	DC Input Diode Current	± 20	mA
I _{OK}	DC Output Diode Current	± 20	mA
I _O	DC Output Sink Current Per Output Pin	+ 25	mA
I _{CC} or I _{GND}	DC V _{CC} or Ground Current	± 50	mA
P _D	Power Dissipation	500 (*)	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature (10 sec)	300	°C

Absolute Maximum Ratings are those values beyond which damage to the device may occur. Functional operation under these condition is not implied.
(*) 500 mW: = 65 °C derate to 300 mW by 10mW/°C: 65 °C to 85 °C