

B.E.P. MÉTIERS DE L'ÉLECTRONIQUE
Session 2006

CORRIGÉ

ÉPREUVE EP3

**ANALYSE DES STRUCTURES ÉLECTRONIQUES
APPARTENANT À UN OBJET TECHNIQUE**

Groupement inter académique II - A

DURÉE: 4 h 00 min.

Coefficient: 4

BARÈME

Première partie	/ 10
Deuxième partie	/ 16
Troisième partie	/ 12
Quatrième partie	/ 30
Cinquième partie	/ 12
Total	/ 80
NOTE	/ 20

Première partie**Etude de la fonction FS1.2**

A l'aide de la documentation constructeur du composant repéré IC7 :

- 1-a) Recherchez l'équation de la durée de maintien du RESET à la mise sous tension : T_{PR} , en précisant les unités de chaque grandeur physique.

$$T_{PR} = 1000 \times C_T \quad T_{PR} \text{ en ms} \quad \text{et} \quad C_T \text{ en } \mu\text{F}$$

12

- 1-b) Calculer T_{PR} .

$$T_{PR} = 1000 \times 470 \cdot 10^{-3} = 470 \text{ms}$$

11

- 1-c) Quelle est la valeur de V_{CC} en dessous de laquelle le circuit composé du composant IC7 provoque une remise à zéro ?

$$V_{SL} = 4,2\text{V}$$

12

Etude de la fonction FS1.4

A l'aide du document constructeur de IC3 :

2-a) Donner la désignation du composant IC3.

Mémoire 27C512

/1

2-b) Quelles sont les informations stockées dans le composant IC3.

Informations binaires relatives au programme.

/2

2-c) Donner la capacité en kilo-octets du composant IC3.

$512k\text{Bit}/8 = 64k\text{octets}$
ou alors $2^{16}/2^{10} = 65536/1024 = 64k\text{octets}$

/2

Deuxième partie

Etude de la fonction FS2.1

La structure étudiée est celle informant de la position du contact de PORTE 1_OUVERTE.

En régime établi, les composants capacitifs C20 et C40 n'interviennent pas. Le schéma structurel de FS 2.1 est alors le suivant :

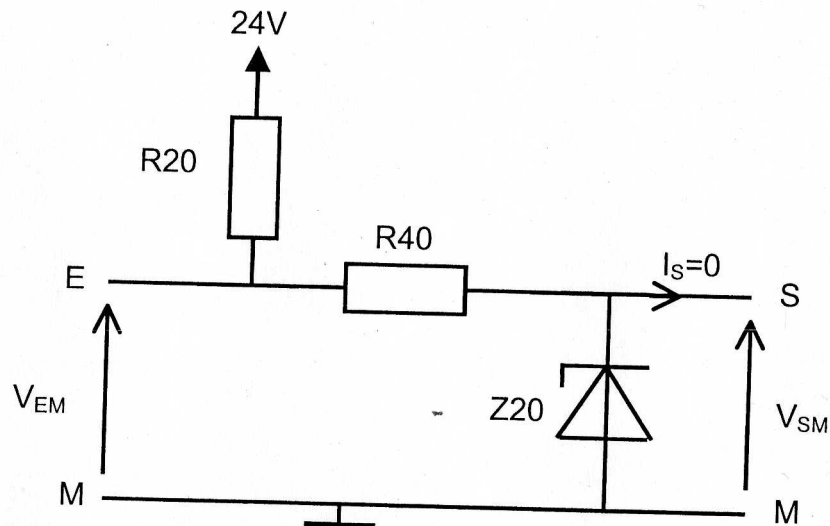


Fig.1

3-a) Donner le nom et la référence du composant Z20.

Diode Zener de référence BZX55C4.7V

1

3-b) Lorsque la porte est fermée, le contact de porte, branché entre les bornes E et M, est ouvert. Donner l'état de la diode Z20 puis déterminer la valeur de V_{SM} .

La diode Z20 est passante (ou conductrice) dans le sens inverse.

$$V_{SM} = 4,70$$

12

3-c) Lorsque la porte est ouverte, le contact de porte, branché entre les bornes E et M, est fermé. Déterminer la valeur de V_{EM} . En déduire celle de V_{SM} .

$$V_{EM} = 00$$

$$V_{SM} = 00$$

12

Etude de la fonction FS2.1

On désire valider le dimensionnement du composant résistif R20 en calculant sa puissance.

4-a) Donner la valeur maximale de la différence de potentiel $U_{20_{max}}$ aux bornes de R20 ?

$$U_{20_{max}} = 24\text{V}$$

1

4-b) En déduire la puissance P20 dissipée dans le composant résistif R20.

$$P = U^2 / R = 24^2 / 2,2 \cdot 10^3 = 0,26\text{W}$$

2

4-c) Valider votre résultat en le comparant à la valeur de la puissance du composant résistif R20 donnée dans le schéma structurel de FS2.1.

La puissance de R20 est 1/2W soit 0,5W

0,26W < 0,5W donc la puissance de R20 est correcte.

2

Etude de la fonction FS2.2

La structure étudiée est celle informant de la position du contact de PORTE 1_OUVERTE.

5-a) Donner le rôle (en français) du composant IC11 à l'aide de son document constructeur.

74HC541 : 8 amplificateurs de ligne à sortie 3 états.

/1

5-b) Sur quel bus sont transmis les signaux délivrés par les circuits intégrés IC11 à IC13 et IC15 ?

Sur le bus de données.

/1

5-c) Comment est évité le conflit de données sur le bus de données ? Citer le nom de la broche des circuits intégrés IC11 à IC13 et IC15 empêchant ce conflit.

Grâce à la mise à l'état haute impédance des sorties 3 états à l'aide de la broche OE\ (Output Enable).

/2

5-d) En vous aidant de la documentation constructeur de IC11, donner le niveau logique à appliquer sur les entrées OE1\ et OE2\ pour que les signaux d'entrées de IC11 soient transmis sur ses sorties ?

OE1\ = 0 et OE2\ = 0

/1

5-e) Lorsque la condition précédente n'est pas respectée, quels sont les états des sorties de IC11 ?

à l'état haute impédance.

/1

Troisième partie

Etude de la fonction FS3.1

L'étude de cette fonction est limitée à la structure réalisée par les composants D6, R18, R86 et C9. L'entrée IN 19 est au niveau logique haut.

6-a) Quel est l'état de la diode D6 ?

Donner alors un ordre de grandeur de la différence de potentiel U_{AK} à ses bornes.

D6 est passante (ou conductrice).

$$U_{AK} = 0,6\text{V}$$

12

On désire modéliser par un modèle de Thévenin le schéma suivant à gauche des bornes S et M.

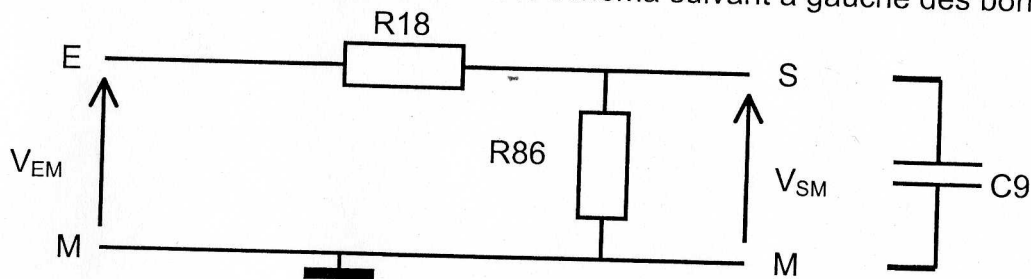
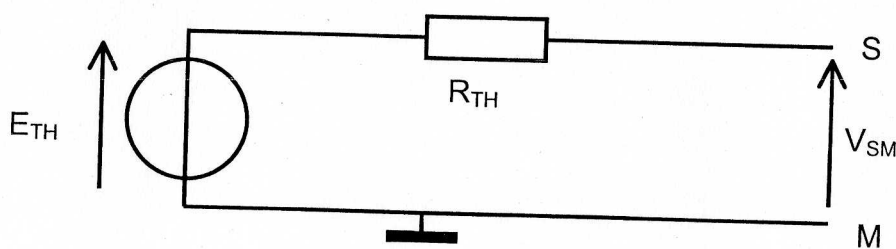


Fig.2

6-b) Dessiner le schéma du modèle de Thevenin. On notera R_{TH} son élément résistif et E_{TH} sa source de tension. Sur ce schéma, placer les bornes de sortie et flécher la différence de potentiel V_{SM} .



12

6-c) Déterminer l'expression littérale de E_{TH} en fonction de V_{EM} , R18 et R86 puis calculer E_{TH} sachant que $V_{EM} = 4,1\text{V}$.

$$E_{TH} = \frac{R86}{R86 + R18} V_{EM} = \frac{10 \cdot 10^3}{10 \cdot 10^3 + 1 \cdot 10^3} \times 4,1 = 3,7\text{V}$$

Etude de la fonction FS3.1

12

6-d) Déterminer l'expression littérale de R_{TH} en fonction de R_{18} et R_{86} puis calculer R_{TH} .

$$R_{TH} = \frac{1}{\frac{1}{R_{18}} + \frac{1}{R_{86}}} = \frac{1}{\frac{1}{1.10^3} + \frac{1}{10.10^3}} = 909\Omega$$

/2

6-e) Le retard du signal correspond à la durée t que met le condensateur C_9 à se décharger à la valeur de V_{IL} du composant IC16.
A l'aide de la documentation constructeur de ce composant, déterminer la valeur maximale de V_{IL} notée V_{ILmax} .

$$V_{ILmax} = 0,8V$$

/1

6-f) A l'aide des courbes universelles de charges ou décharge de condensateur (fournies dans le dossier), déterminer la durée minimale t_{min} que met le condensateur C_9 à se décharger (à travers R_{86}) à la valeur V_{ILmax} sachant que :
 $R_{86} = 10k\Omega$, $C_9 = 220\mu F$, $U_{initiale} = 3,9V$, $U_{asymptotique} = 0V$ et $u(t) = 0,8V$.

$$Y = \frac{u(t) - U_{initiale}}{U_{asymptotique} - U_{initiale}} = \frac{0,8 - 3,9}{0 - 3,9} = 0,79$$

D'après la courbe croissante, si $Y = 0,79$ alors on relève $X = 1,6$

$$\zeta = R_{86} \cdot C_9 = 10.10^3 \times 220.10^{-6} = 2,2s$$

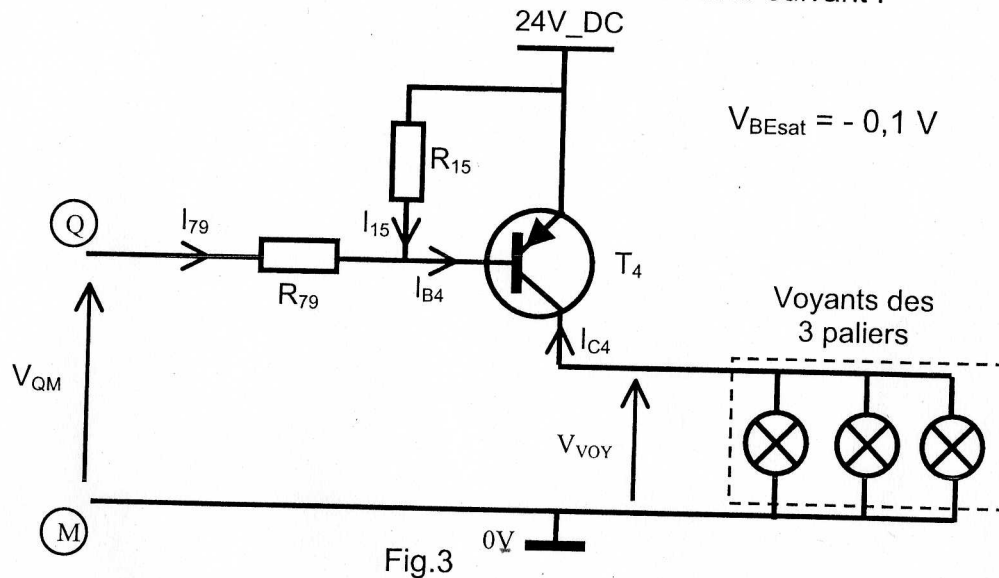
$$t_{min} = X \times \zeta = 1,6 \times \zeta = 1,6 \times 2,2 = 3,52s$$

/3

Quatrième partie

Etude de la fonction FS4.3

Le schéma structurel relatif à la fonction secondaire FS4.3 est le suivant :



7-a) Quel est le type du transistor T_4 ?

Transistor PNP

/1

7-b) Quels sont les signes des intensités I_{B4} et I_{C4} et des différences de potentiel V_{BE4} et V_{CE4} pour que le transistor T_4 conduise ?

*I_{B4} et I_{C4} doivent être négatives
 V_{BE4} et V_{CE4} doivent être négatives*

/1

Première étude : Le composant connecté à gauche des bornes Q et M se est modélisé par un circuit ouvert.

8-a) Donner la valeur de I_{79} .

$$I_{79} = 0A$$

/1

8-b) Donner l'expression littérale de I_{15} en fonction de I_{79} et I_{B4} , puis calculer I_{15} sachant que $I_{B4}=0$.

$$I_{15} + I_{79} = I_{B4} \text{ donc } I_{15} = I_{B4} - I_{79}$$

$$I_{15} = 0 - 0 = 0A$$

/2

Etude de la fonction FS4.3

8-c) Donner l'expression littérale de V_{BE4} en fonction de R_{15} et I_{15} , puis calculer V_{BE4} .

$$V_{BE4} = -R_{15} \times I_{15} = 0V \text{ car } I_{15} = 0A$$

/1

8-d) Donner alors l'état du transistor T4 puis en déduire l'état des voyants paliers.

T4 est bloqué donc les voyants sont éteints.

/1

Deuxième étude : Le composant connecté à gauche des bornes Q et M est modélisé par une source de tension de valeur 1,1V.

9-a) Donner l'expression littérale de V_{VOY}

$$V_{VOY} = 24V - DC + V_{CEsat}$$

/3

9-b) Calculer la valeur de V_{VOY}

$$V_{VOY} = 24 + (-0,1)$$

$$V_{VOY} = 23,9 V$$

/1

9-c) Déduire de la question précédente l'état des trois paliers

*$V_{VOY} = 23,9 V \cong 24 V$ donc
les 3 voyants sont allumés*

/1

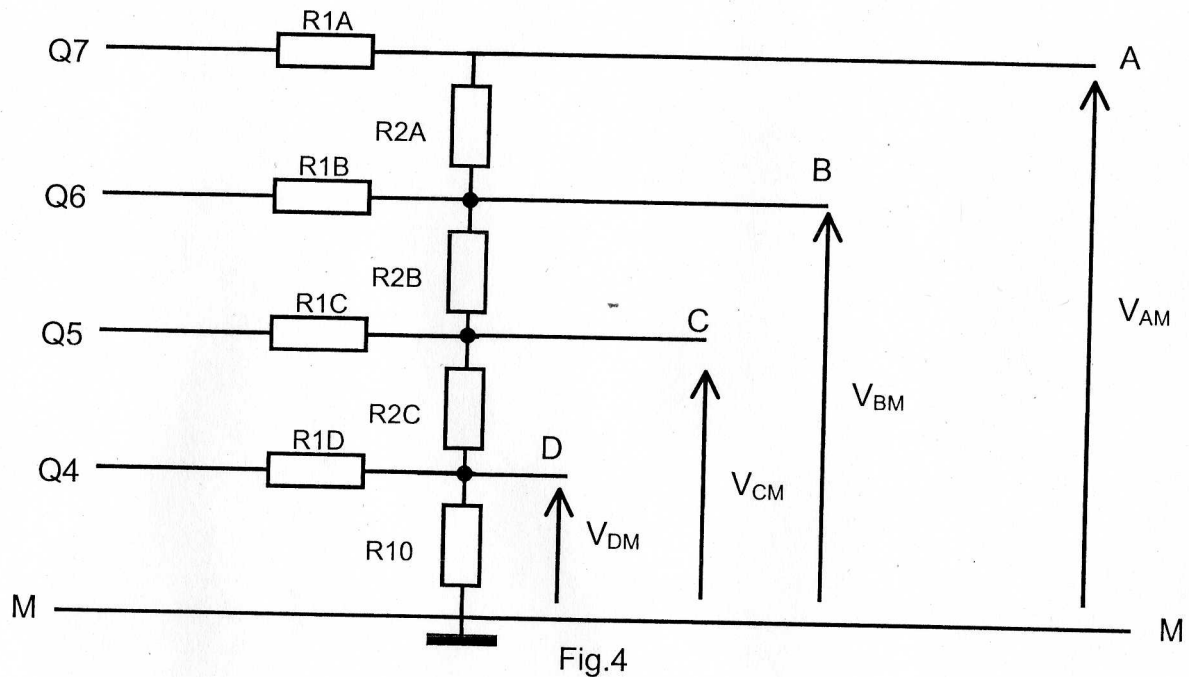
Etude de la fonction FS4.5

10-a) Exprimer puis calculer le nombre maximal de combinaisons disponibles en entrée de cette fonction.

2^4 combinaisons donc 16 combinaisons.

/1

Le schéma structurel de la fonction FS4.5 est le suivant :



L'expression de V_A est la suivante :

$$V_A = E_{TH7} = \frac{V_{Q7}}{2} + \frac{V_{Q6}}{4} + \frac{V_{Q5}}{8} + \frac{V_{Q4}}{16}$$

Conditions :

Un niveau logique bas est représenté par un potentiel 0V.

Un niveau logique haut est représenté par un potentiel 5V.

10-b) Calculer la résolution (LSB) du convertisseur correspondant à la mise au niveau logique haut du bit de poids faible uniquement.

$$50/16 = 0,31250$$

/1

Etude de la fonction FS4.5

10-c) Compléter le tableau suivant :

Q7	Q6	Q5	Q4	$V_{Q7} / 2$ (V)	$V_{Q6} / 4$ (V)	$V_{Q5} / 8$ (V)	$V_{Q4} / 16$ (V)	VA (V)
0	0	0	0	0V	0V	0V	0V	0V
0	0	1	0	0V	0V	0,625V	0V	0,625V
0	1	1	0	0V	1,25V	0,625V	0V	1,875V
1	0	1	0	2,5V	0V	0,625V	0V	3,125V

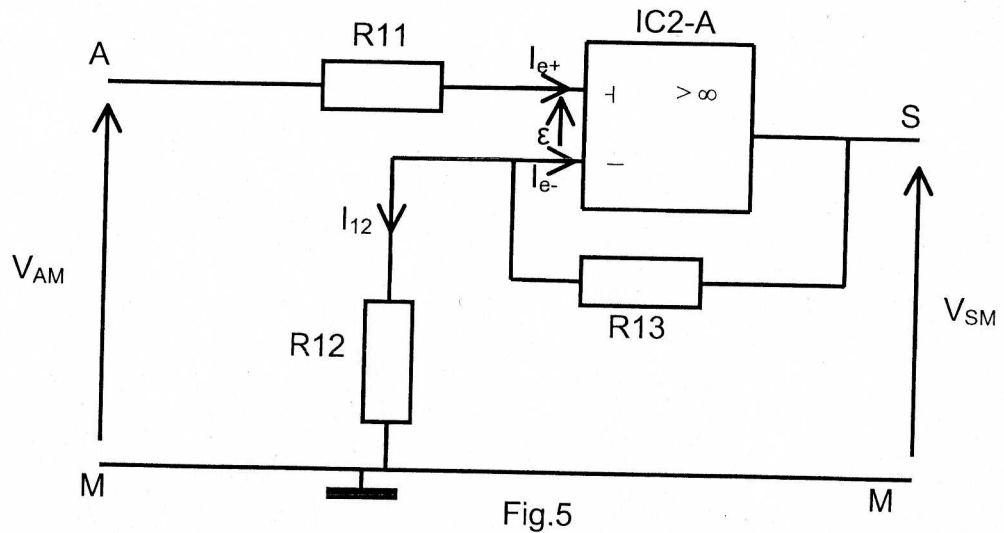
/2

10-d) La valeur maximale de VA est 3,125V. Combien de valeurs différentes peut prendre VA sans dépasser 3,125V (ne pas oublier de compter la valeur 0V)?

11 valeurs

/1

Etude de la fonction FS4.6



- 11-a) Quel est le régime de fonctionnement de l'AIL IC2-A ? Justifier votre réponse.
En déduire la valeur de la ddp différentielle ε entre l'entrée inverseuse et l'entrée non inverseuse de l'AIL.

Régime linéaire car il y a une réaction de la sortie de l'AIL sur son entrée inverseuse par un composant résistif.

$$\varepsilon = 0 \text{ V}$$

/1

- 11-b) Donner le nom du montage réalisé autour de l'AIL IC2-A.

Montage amplificateur non inverseur.

/1

- 11-c) Donner les valeurs de I_{e+} et I_{e-} en supposant que l'AIL IC2-A est parfait.

$$I_{e-} = I_{e+} = 0 \text{ A}$$

/1

Etude de la fonction FS4.6

11-d) A l'aide des lois fondamentales (loi des nœuds, loi d'Ohm, loi sur l'addition des différences de potentiel), déterminer l'expression littérale de l'amplification à vide $A_v = V_{SM}/V_{AM}$ de ce montage.

$$A_v = \frac{V_{SM}}{V_{AM}} = \frac{(R12 + R13)I_{12}}{R12.I_{12}} \quad \text{car } I_e = 0A$$

$$A_v = \frac{V_{SM}}{V_{AM}} = \frac{R12 + R13}{R12}$$

/2

11-e) Calculer A_v .

$$A_v = \frac{100.10^3 + 330.10^3}{100.10^3} = 4,3$$

/1

11-f) Calculer V_{SM} lorsque $V_{AM} = 0V$, puis lorsque $V_{AM} = 3,125V$.

$$V_{AM} = 0V \quad V_{SM} = 0V$$

$$V_{AM} = 3,125V \quad V_{SM} = 13,44V$$

/1

Etude de la fonction FS4.6

L'étude suivante consiste à justifier la présence d'un dissipateur sur le transistor T3.

- 12-a) Calculer la puissance maximale P_{T3max} dissipée par le transistor T3 sachant que $V_{CEmax}=20V$ et $I_{MOTmax} = I_C = 0,5A$ (pour cela on suppose le courant de base de T3 négligeable et égale à 0).

$$P_{T3max} = V_{CEmax} \times I_{MOTmax} = 20 \times 0,5 = 10W$$

/1

- 12-b) Rechercher dans le document constructeur de T3, la valeur de la résistance thermique $R_{TH(J-B)}$, entre la jonction et le boîtier de T3.

$$R_{TH(J-B)} = 1,52^{\circ}C/W$$

/1

- 12-c) En déduire la valeur de la résistance thermique $R_{TH(J-A)}$, entre la jonction de T3 et l'air ambiant sachant que $R_{TH(B-A)} = 35^{\circ}C/W$ ($R_{TH(B-A)}$: résistance thermique entre le boîtier et l'air ambiant).

$$R_{TH(J-A)} = R_{TH(J-B)} + R_{TH(B-A)} = 1,52 + 35 = 36,52^{\circ}C/W$$

/1

- 12-d) Calculer, à l'aide de la formule suivante, la température de jonction T_j atteinte par la jonction de T3 lorsqu'il n'est pas monté sur un dissipateur, sachant que la température ambiante T_A peut atteindre $40^{\circ}C$.

$$R_{TH(J-A)} = \frac{T_J - T_A}{P}$$

$$T_j = (R_{TH(J-A)} \times P) + T_A = (36,52 \times 10) + 40 = 405,2^{\circ}C$$

/1

- 12-e) Rechercher dans le document constructeur de T3, la température maximale T_{Jmax} que peut atteindre la jonction du transistor T3.

$$T_{Jmax} = 200^{\circ}C$$

/1

- 12-f) Valider la présence d'un dissipateur sur T3 en comparant les résultats précédents.

$$T_J > T_{JMAX} \text{ donc un dissipateur s'impose.}$$

/1

Cinquième partie

Etude de la fonction FS5.2

13-a) A l'aide du schéma structurel de FS5.2, compléter le tableau suivant montrant la commande de l'électrovanne.

CDE_D2	CDE_D1	Electrovanne
0V	0V	24 ⁰
0V	24V	0 ⁰
24V	0V	0V
24V	24V	0 ⁰

12

13-b) A l'aide du schéma structurel de FS5.2, compléter le tableau suivant montrant la commande du moteur triphasé de la centrale hydraulique.

CDE_P	CDE_M	CO1-A	CO1-B	CO1-C	CO2-A	CO2-B	CO2-C	Etat du moteur
0V	0V	F	F	F	F	F	F	En marche
0V	24V	F	F	F	O	O	O	à l'arrêt
24V	0V	O	O	O	F	F	F	à l'arrêt
24V	24V	O	O	O	O	O	O	à l'arrêt

Légende : F : Fermé
 O : Ouvert

13

13-c) A l'aide du schéma structurel de FS5.2, compléter le tableau suivant montrant la commande du signal CONTROL_MONTEE.

CDE_P	CDE_M	CO1-D	CO2-D	Niveau de tension de CONTROL_MONTEE
0V	0V	O	O	0 ⁰
0V	24V	O	F	0 ⁰
24V	0V	F	O	0 ⁰
24V	24V	F	F	4,7V

Légende : F : Fermé
 O : Ouvert

12

Etude de la fonction FS5.4

14-a) Quel niveau de tension sur l'entrée PAL2 permet de fermer le contact du relais RL15 ?

Niveau 00

/1

14-b) Donner l'état de la DEL L2, sachant que la chaîne de sécurité est fermée.

La del L2 est allumée.

/1

14-c) Donner l'expression littérale de l'intensité de courant I_{D2} parcourue dans la DEL L2 en fonction de la ddp V_F à ses bornes, de $R74$ et de U_{24VDC} .

$$I_{D2} = \frac{V_{24DC} - V_F}{R74}$$

/2

14-d) Calculer I_{D2} sachant que $V_F = 1,6V$ et $U_{24VDC} = 24V$.

$$I_{D2} = \frac{24 - 1,6}{2,2 \cdot 10^3} = 10,2mA$$

/1