

SUJET

Les réponses aux questions sont à rendre sur feuille d'examen séparée.

Les documents réponse sont à rendre dans tous les cas avec votre copie même si vous n'y avez pas répondu.

Partie A : Fréquence d'échantillonnage du signal ECG

Les signaux électriques prélevés sur les électrodes ont une amplitude très faible et sont superposés à diverses sources de bruit, parmi lesquelles certaines sont des tensions continues ou très lentement variables. Pour cette raison, la bande passante de l'appareil doit être limitée aux basses fréquences.

On va chercher à justifier la bande passante nécessaire à l'affichage de l'électrocardiogramme (en particulier pour qu'apparaisse sur l'écran le motif QRS qui correspond à la plus haute fréquence du signal).

Q1. Relever parmi les spécifications de l'appareil (page BAN2) :

- la bande passante pour l'affichage de l'ECG en mode moniteur.
- le rythme minimum des pulsations cardiaques $f_{\text{card_mini}}$ que l'appareil peut afficher.
- la durée minimum du motif QRS que l'appareil peut détecter.

Pour évaluer la limite supérieure f_{max} de la bande passante nécessaire, on identifie la variation instantanée maximale de tension $\left(\frac{dV}{dt}\right)_{\text{max}}$ (présente pendant la phase QRS représentée de façon simplifiée sur la **Figure 1**).

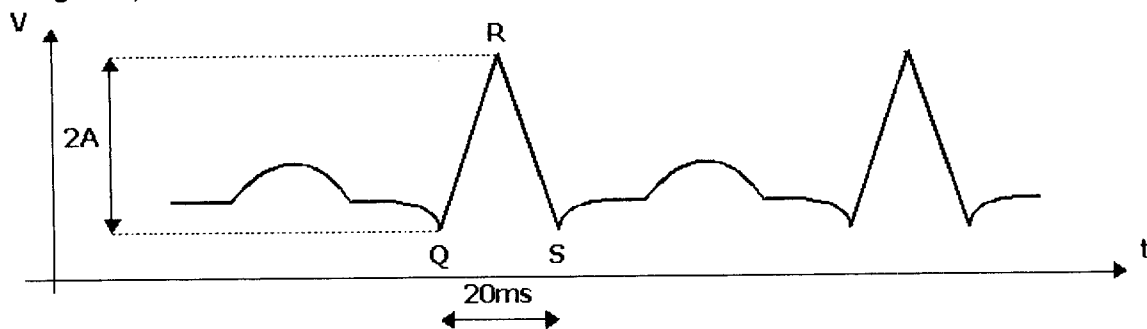


Figure 1 : Phase QRS de durée minimale

La fonction $V(t)$ est périodique. Elle est décomposable en série de Fourier. Pour un calcul simplifié de la fréquence maximale, on admettra que le fondamental de $V(t)$ est tel que :

$$V_1(t) = V(t) = A \cdot \sin(\omega t)$$

Q2. Montrer que la valeur maximale de la dérivée de $V(t)$ est égale à $\left(\frac{dV}{dt}\right)_{\text{max}} = A \cdot 2 \cdot \pi \cdot f_{\text{max}}$

pendant la phase QRS. Puis exprimer en fonction de l'amplitude A , la variation instantanée maximale de tension $\left(\frac{dV}{dt}\right)_{\text{max}}$ pendant cette même phase. En déduire la valeur de f_{max} .

L'appareil effectue des mesures sur le signal qui nécessitent une bande passante plus large que la bande passante nécessaire à l'affichage. Les spécifications indiquent que cette bande passante utile est : [0,05Hz; 100Hz]. Le signal est échantillonné à la fréquence f_e puis numérisé.

Q3. Relever parmi les spécifications de l'appareil (page BAN2) la valeur de la fréquence d'échantillonnage f_e . Justifier le choix de cette fréquence par rapport au théorème de SHANNON.

Session 2009	BTS Systèmes Électroniques Épreuve U4.1- Électronique	Page B1 sur 10
9SEE4EL1	Sujet	

Le signal de commande de l'échantillonnage, 448HZ, de fréquence f_e est dérivé de l'horloge du bus de communication, SDLC_CLK de fréquence $f_{sdic_clk} = 1,892352\text{MHz}$.

Le schéma structurel associé à la fonction FS53 (division de fréquence) qui produit ce signal est représenté sur la **Figure 2**.

L'interface de temporisation du microcontrôleur spécialisé U29 est configurée pour compter les évènements (fronts descendants) présents dans le signal HT0 relié à son entrée T0. On appelle f_0 la fréquence du signal présent sur cette entrée. L'entrée /RESET est inactive dans cette étude.

Q4. Donner la relation entre les fréquences :

- f_0 et f_{sdic_clk} puis calculer f_0
- f_e et f_{sdic_clk}

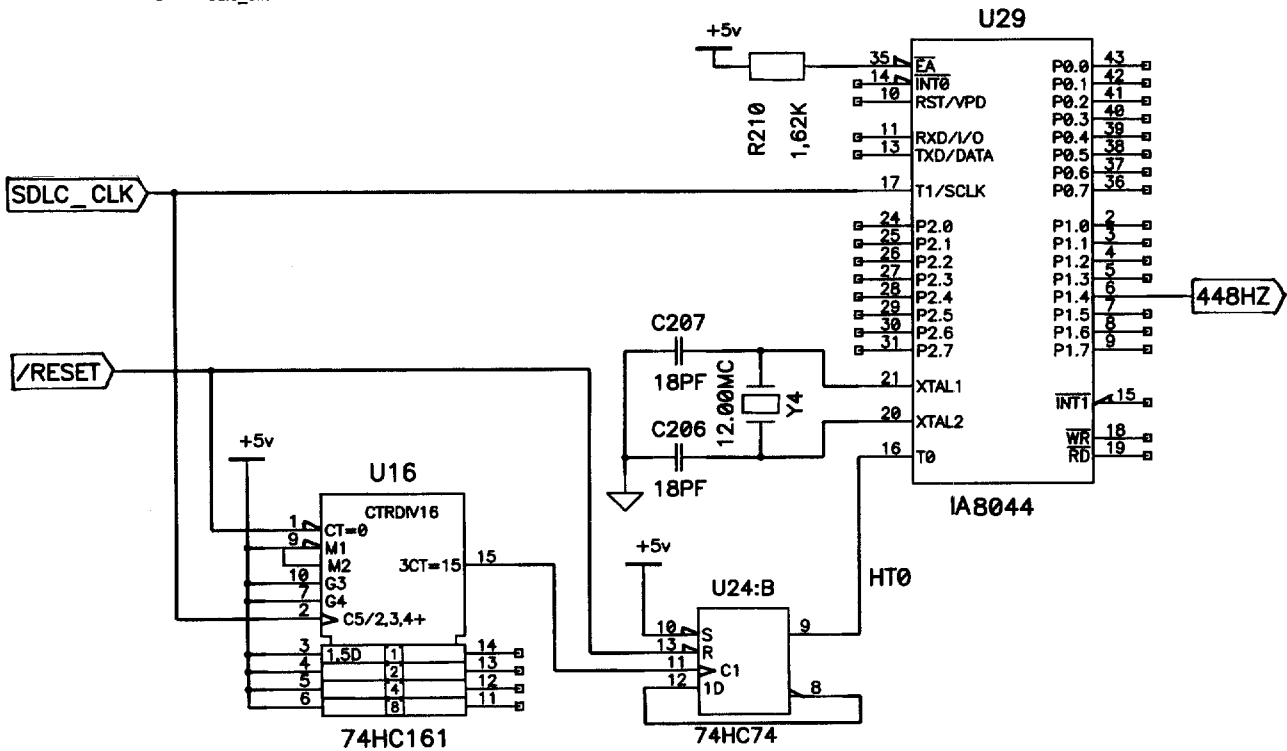


Figure 2 : Schéma structurel de la fonction FS53

Partie B : Génération du signal 448HZ (micro programmation)

Le signal 448HZ (de fréquence 448Hz et de rapport cyclique $\frac{1}{2}$) est réalisé par une division par 132 du signal HT0 (broche T0 de U29) de fréquence 59136Hz (**Figure 3**). Cette division est réalisée à l'aide de la structure timer/compteur 0 présente dans U29 (micro contrôleur spécialisé 8044).

Son étude va vous amener à compléter le programme de réponse à l'interruption permettant de générer un signal 448HZ (P1.4) conforme au cahier des charges.

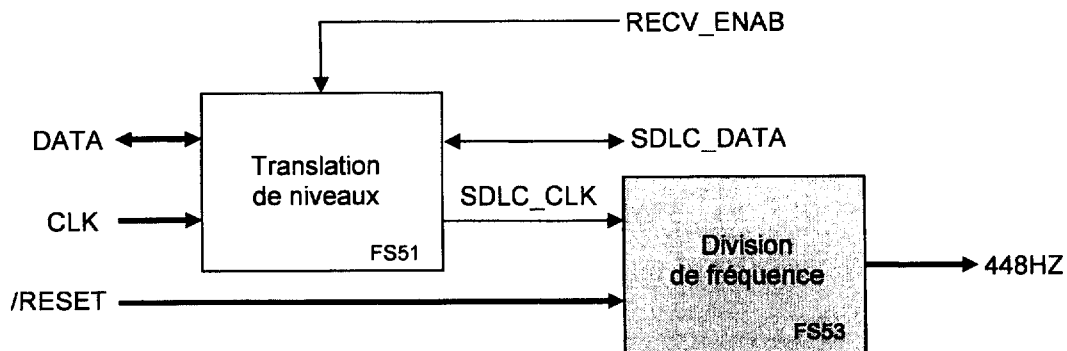


Figure 3 : Schéma fonctionnel de 2^{ème} degré (partiel) de FP5

Session 2009	BTS Systèmes Électroniques Épreuve U4.1- Électronique	Page B2 sur 10
9SEE4EL1	Sujet	

Configuration du timer/compteur 0

La configuration de l'unité timer/compteur 0 est réalisée par l'écriture dans les registres TMOD et TCON avec les instructions suivantes :

TMOD = 0b00000110 ; TCON = 0b00010000 ; TH0 = 0xBE

Q5. Indiquer si le timer/compteur 0 fonctionne en timer ou en compteur. Dans quel mode le timer/compteur 0 fonctionne-t-il ? (mode 0, 1, 2 ou 3)

Gestion de la division à l'aide d'un sous-programme d'interruption

Dans le mode sélectionné, le comportement interne est déduit des chronogrammes suivants

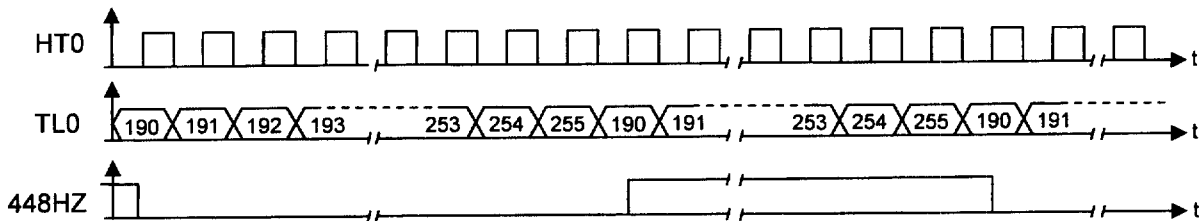


Figure 4 : Chronogrammes

- Q6. Justifier la valeur chargée dans le registre TH0.
 Q7. Compléter, à l'aide de l'ordinogramme (Figure 5), les lignes 2, 4 et 8 du programme de réponse à l'interruption (document réponse BR1).
 Q8. Compléter (document réponse BR1) le chronogramme de l'indicateur TF0.

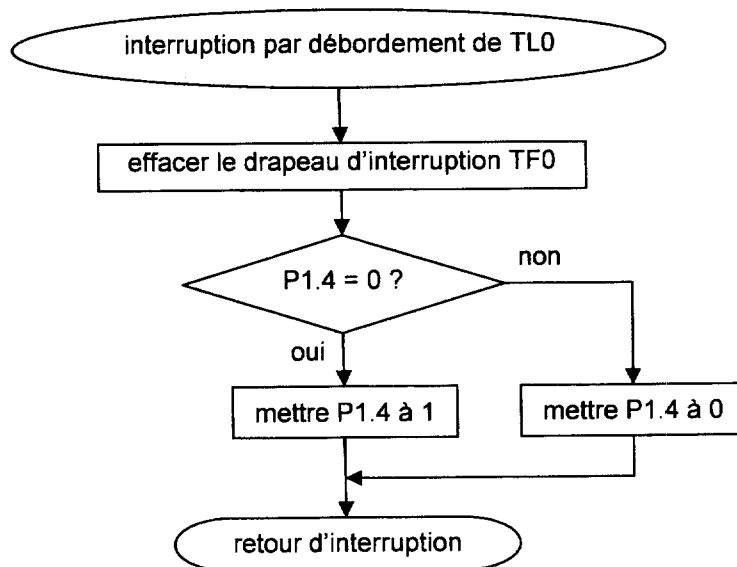


Figure 5 : Ordigramme du programme de réponse à l'interruption

Partie C : Détection des électrodes débranchées

Le relevé d'une voie d'électrocardiogramme nécessite de connecter l'appareil à au moins trois électrodes installées sur le patient. Deux de ces électrodes permettent de prélever le signal ECG et la troisième permet d'injecter un courant dans le but d'annuler la tension de « mode commun » à l'entrée de la fonction « amplification » (FP2).

L'appareil doit pouvoir détecter les électrodes connectées au patient pour choisir l'électrode de retour dans la boucle d'annulation du mode commun. Ensuite, si une électrode se débranche, le moniteur de chevet affiche un message pour prévenir le personnel.

Le schéma simplifié impliqué dans la détection des électrodes débranchées est représenté sur le document réponse (page BR2). Le schéma fonctionnel détaillé (2^{ème} degré) est représenté **Figure 6**.

Le principe de cette détection est basé sur la circulation d'un courant continu très faible entre les électrodes installées sur le patient.

On va montrer que ce principe permet bien d'identifier une électrode débranchée. Pour cela, on considère la situation où seules les trois électrodes RA, LA et LL sont connectées à l'appareil. Dans ces conditions, l'appareil ne peut afficher qu'une voie à la fois. Le schéma (**Sélection voie II** (page BR2)) représente le circuit simplifié dans la situation où l'utilisateur sélectionne la voie II.

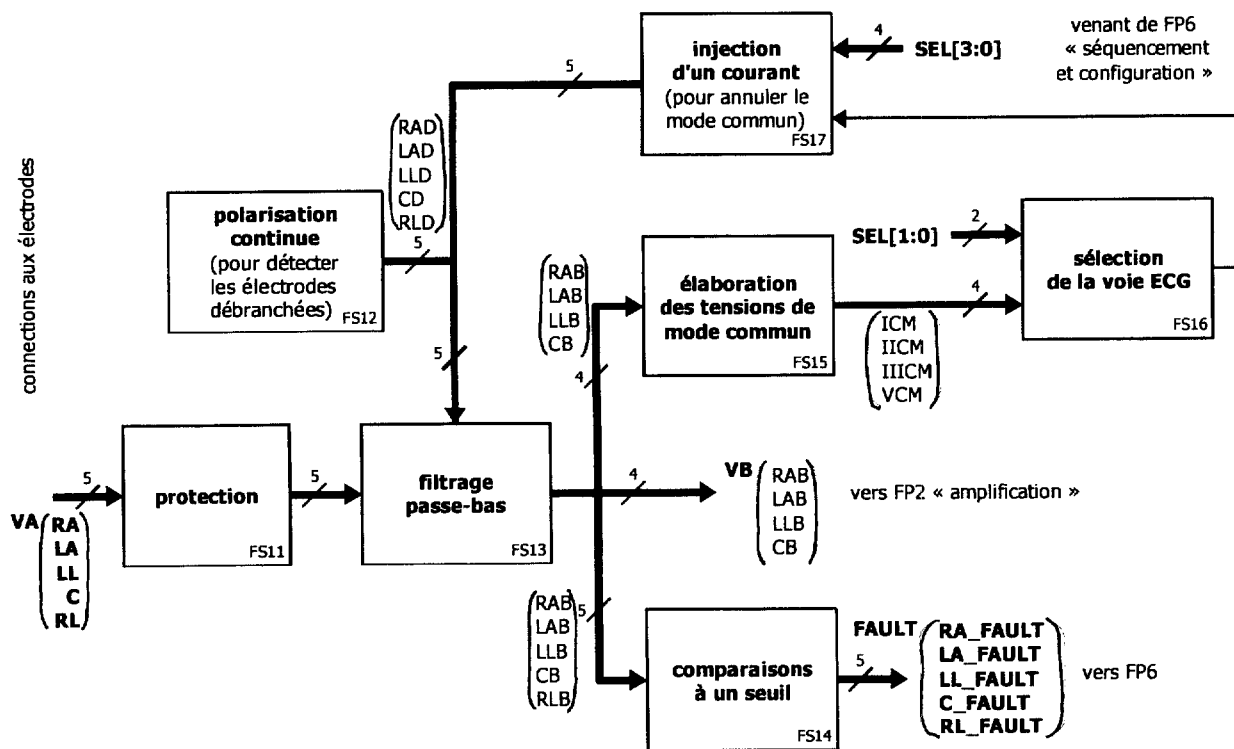


Figure 6 : Schéma fonctionnel de 2^{ème} degré de FP1 : détection des électrodes débranchées

C.R.D.P.

75, cours Alsace et Lorraine
33075 BORDEAUX CEDEX
Tél. : 05 56 01 56 70

Session 2009	BTS Systèmes Électroniques Épreuve U4.1- Électronique	Page B4 sur 10
9SEE4EL1	Sujet	

Tous les circuits intégrés du schéma ci-dessous sont alimentés entre VDD = +7V et VSS = -7V.

Q9. Donner le nom de la fonction réalisée par le circuit HEF4051B.

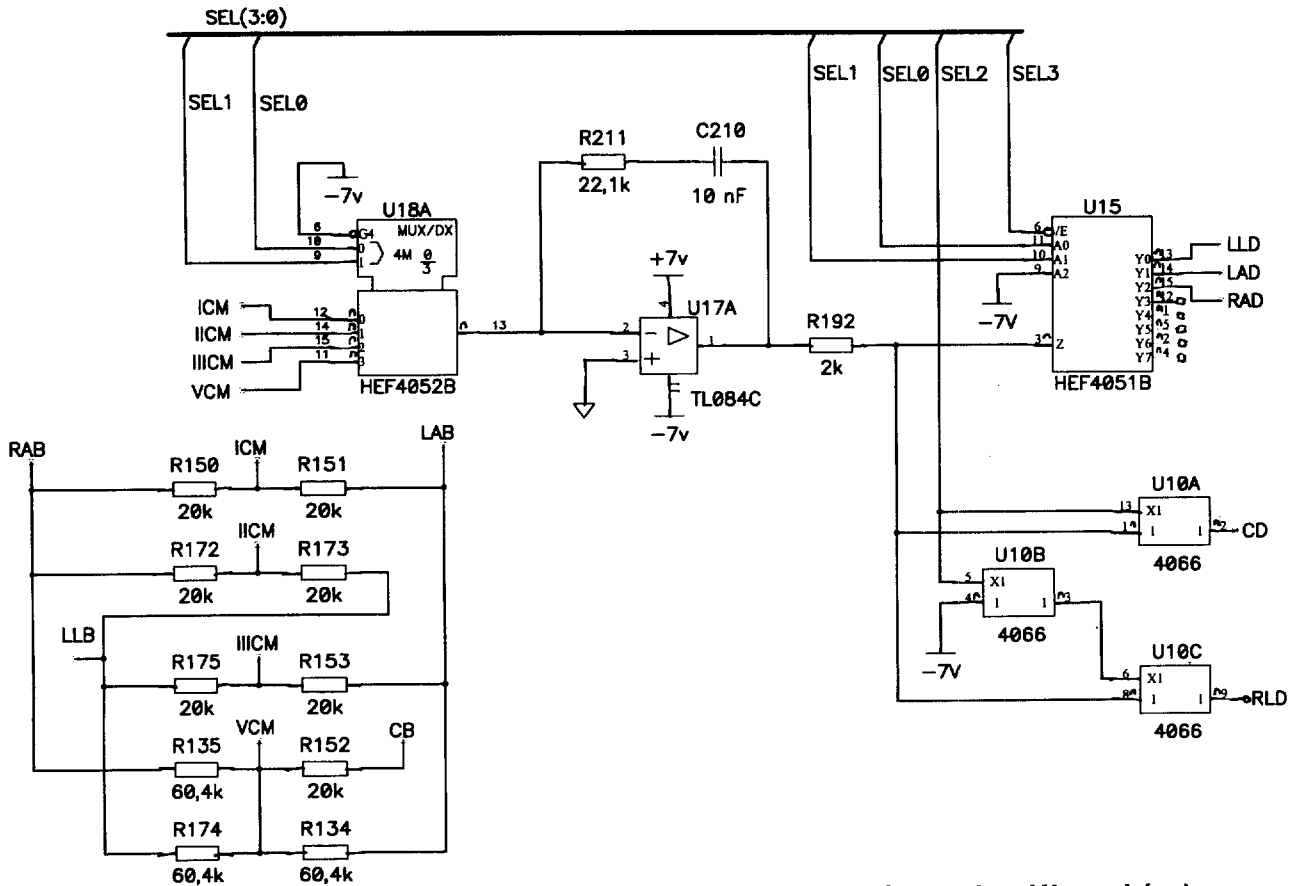


Figure 7 : Schéma structurel de FP1 partiel (détection des électrodes débranchées)

Q10. À partir de la **Figure 7** et du schéma (page BR2), indiquer l'état des entrées de commande SEL3 à SEL0 qui correspond à la sélection de la voie II sur le document réponse (page BR1).

Remarque : le contact entre les broches 14 et 13 du circuit U18A et les broches 3 et 14 du circuit U15 (page BR2) est modélisé par :

- une résistance de valeur faible communément appelée R_{on} lorsque le contact est fermé
- et une résistance infinie lorsque le contact est ouvert.

Les tensions mesurées avec un voltmètre en continu par rapport à la référence (symbole ∇) sont indiquées sur le schéma (page BR2).

Q11. Compléter sur le schéma (page BR2), la tension V_{LAB} . Indiquer aussi l'état logique des sorties RA_FAULT, LA_FAULT et LL_FAULT.

Q12. Calculer l'intensité du courant I_0 circulant dans la résistance R_0 de $100M\Omega$ et inscrire cette valeur (page BR2). Compléter (page BR2), l'intensité des courants I_{LA} et I_{RA} .

La résistance du corps humain est très inférieure aux autres résistances du circuit. C'est pourquoi dans toutes les situations, les potentiels mesurés sur les électrodes installées sur le patient sont très voisins les uns des autres.

On suppose maintenant que l'électrode RA est débranchée.

Les composants associés aux fonctions FS15 (élaboration du mode commun) et FS17 (injection d'un courant pour annuler le mode commun) sont entourés sur le schéma (page BR2). On admettra que le circuit U17A fonctionne en régime linéaire.

Q13. Indiquer (page BR2), l'intensité du courant I_{LA} circulant dans le câble relié à l'électrode LA.

Session 2009	BTS Systèmes Électroniques Épreuve U4.1- Électronique	Page B5 sur 10
9SEE4EL1	Sujet	

Le potentiel V_{IICM} est pratiquement égal à 0V car le circuit U17A et les composants associés constituent un montage intégrateur fonctionnant linéairement.

Q14. Justifier la valeur du potentiel V_{RAB} . Exprimer le potentiel V_{IICM} au point IICM, en fonction des potentiels V_{RAB} et V_{LLB} aux points RAB et LLB. Justifier alors la valeur du potentiel V_{LLB} .

Q15. Compléter (page BR2), les valeurs des autres tensions et courants.

Q16. Indiquer (page BR2), l'état logique des sorties RA_FAULT, LA_FAULT et LL_FAULT.

Dans cette situation, l'appareil affiche le message « électrode RA débranchée ».

Q17. Déterminer la relation entre les états logiques (RA_FAULT, LA_FAULT et LL_FAULT) et l'état des électrodes.

Partie D : Acquisition d'une voie d'électrocardiogramme

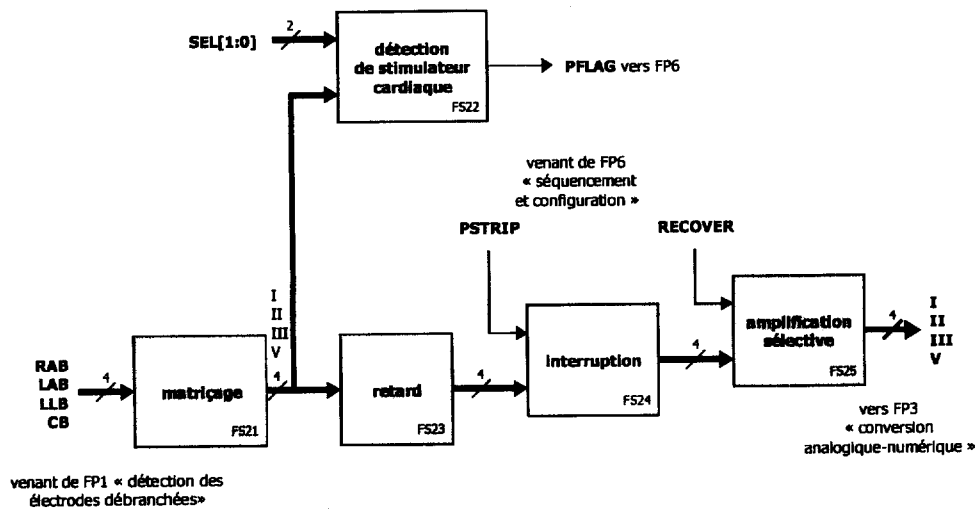


Figure 8 : Schéma fonctionnel de 2^{ème} degré de FP2 (Amplification)

Les différences de potentiels produites par l'activité cardiaque entre 2 électrodes sont très faibles. De nombreuses sources de bruit (alimentation secteur, tensions dues aux mouvements du patient, etc.) produisent des potentiels sur les électrodes qui peuvent être importants.

La perturbation par le secteur 50Hz et les différents bruits sont éliminés par le filtre numérique (FP4).

On s'intéresse dans cette partie au traitement analogique d'une voie ECG (FP2) et à la fonction FS3 conversion tension en durée.

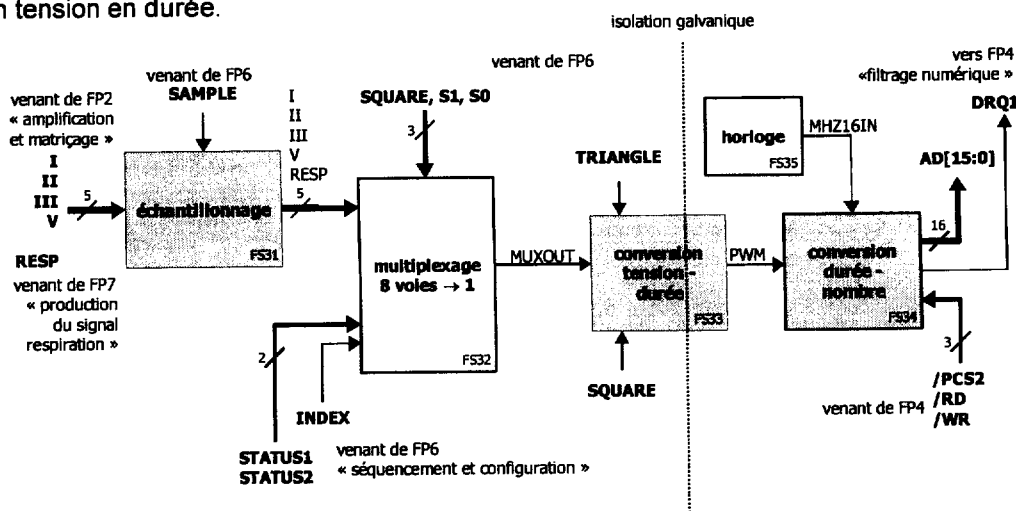


Figure 9 : Schéma fonctionnel de 2^{ème} degré de FP3 (conversion analogique-numérique 8 voies)

Session 2009	BTS Systèmes Électroniques Épreuve U4.1- Électronique	Page B6 sur 10
9SEE4EL1	Sujet	

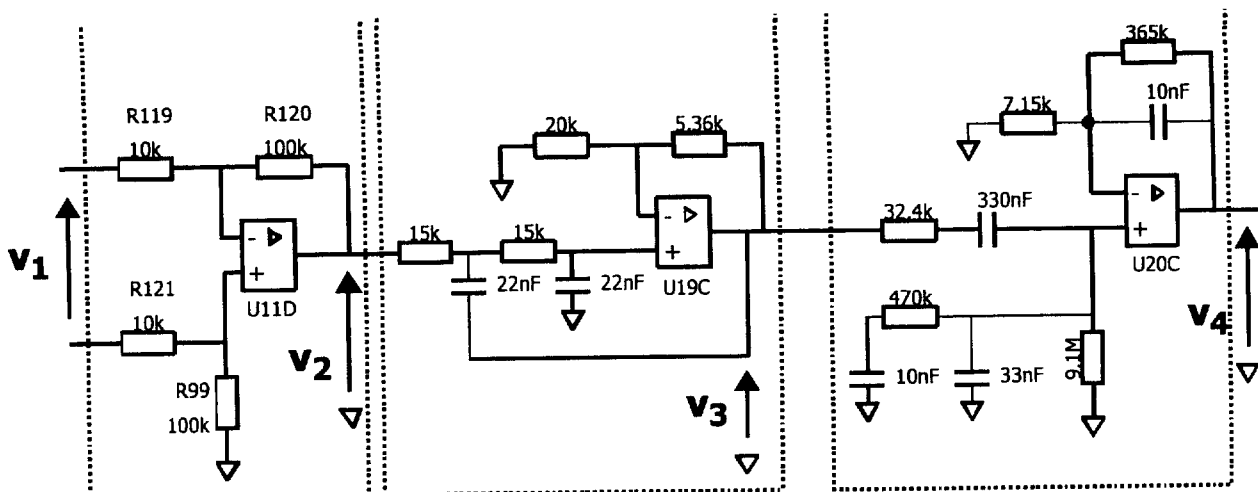


Figure 10 : Schéma structurel de la voie II, dans la situation (/PSTRIP=1 et RECOVER=0)

La structure réalisée par les composants U11D, R99, R119, R120, et R121 est un amplificateur de différence. On donne la relation numérique entre la sortie V_2 du 1^{er} étage et la différence $V_1 = V_{RAB} - V_{LLB}$:
 $V_2 = 10 \cdot V_1$.

Le document (page BR3) représente en fonction de la fréquence les gains G_2 et G_3 respectivement du 2^{ème} et du 3^{ème} étages de la chaîne d'amplification analogique.

Q18. Représenter (page BR3), le gain du 1^{er} étage $G_1 = 20 \cdot \log\left(\frac{V_2}{V_1}\right)$. Repérer sur ce document, le

graphe correspondant à $G_2(f)$ et $G_3(f)$. Justifier vos réponses.

Q19. Donner la relation entre le gain de la chaîne complète $G(f) = 20\log(|A(f)|)$ et les gains $G_1(f)$, $G_2(f)$ et $G_3(f)$.

La courbe notée $|A(f)|$ (page BR3) représente la réponse en fréquence de la chaîne d'amplification.

Q20. Vérifier numériquement cette relation dans la bande passante du filtre.

Q21. Mettre en évidence (page BR3), la bande passante à -3dB [f_{min} ; f_{max}] de la chaîne d'amplification en repérant sur l'axe des fréquences f_{min} et f_{max} .

Q22. Confronter ce relevé à l'indication du document (page BAN2).

Q23. Montrer que l'affaiblissement relatif en dB apporté par le filtre à la fréquence $f_0/2 = 224\text{Hz}$ est supérieur à 6dB. Quel est le rôle de ce filtre vis à vis de FS31 ?

Les tensions délivrées par chacune des voies d'électrocardiogramme sont multiplexées dans le signal MUXOUT. Cette tension est comparée à un signal triangulaire TRIANGLE. Le résultat de cette comparaison, transmis à travers une structure permettant l'isolation galvanique, est le signal logique PWM.

Le chronogramme (page BR4) représente l'allure typique de ces signaux, lorsque des tensions $V_I = 0\text{V}$ et $V_{II} = 2\text{V}$ sont présentes respectivement sur la voie I et la voie II.

Q24. Dessiner (page BR4), le signal PWM pendant l'intervalle de temps où la tension de la voie II, de valeur $V_{II} = 2\text{V}$ est présente sur le signal MUXOUT.

Q25. Évaluer graphiquement la durée à l'état haut TH du signal PWM pour les 2 voies et reporter ces valeurs (page BR4).

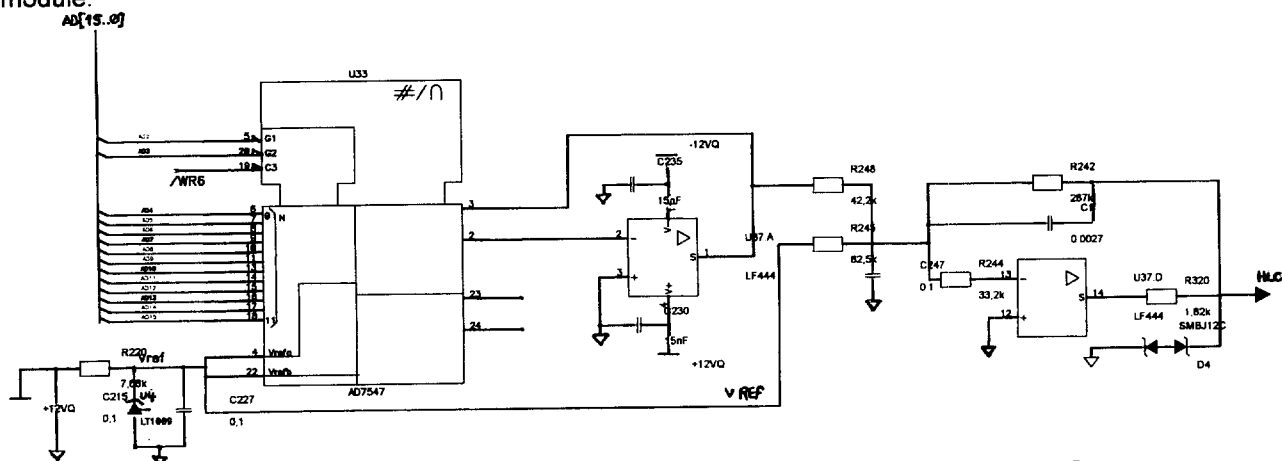
Q26. Calculer les coefficients a et b de l'équation $TH = a \cdot V_{MUXOUT} + b$.

On veut maintenant évaluer la précision requise sur la durée TH. Compte tenu de la résolution du convertisseur (12 bits), le quantum $q = 2\text{mV}$.

Q27. Déduire de la question précédente l'écart ΔTH sur la durée TH que produirait une variation $\Delta V = q$ de la tension V_{II} .

Partie E : Numérisation du signal ECG et sortie analogique amplifiée (signal HLO)

Le schéma structurel de la Figure 11, représente les structures réalisant les fonctions FS54 (Conversion numérique-analogique) et FS55 (Filtrage passe-bas) qui génère le signal analogique HLO en façade de l'appareil pour les défibrillateurs. Le signal HLO a une amplitude 1000 fois supérieure à celle de l'entrée du module.



- Q36.** Donner la valeur binaire du nombre N mémorisé dans le registre interne du circuit U33 suite à ces instructions. Convertir cette valeur en hexadécimal et la faire apparaître sur le chronogramme.
- Q37.** Vérifier qu'on produira bien une tension d'environ 2V sur la borne HLO.

Partie F: Transfert des données d'ECG au moniteur

Les logements du moniteur de chevet pouvant accueillir des modules sont reliés à la carte traitement du moniteur par un bus série synchrone SDLC selon la configuration décrite sur la **Figure 13**. Il impose un mode de transmission de données appelé « half duplex » entre la carte traitement du moniteur de chevet et chacun des modules.

On va s'intéresser aux caractéristiques électriques de cette liaison, conformes à la norme EIA/TIA-485 (RS485) puis au protocole utilisé pour la communication entre la carte traitement et les modules.

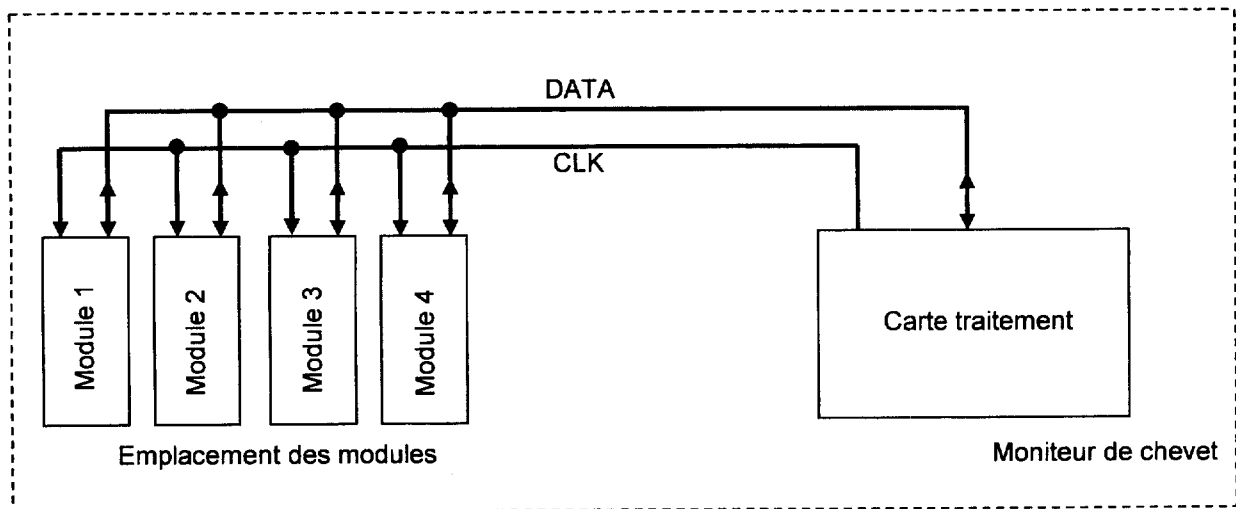


Figure 13 : Configuration du bus série

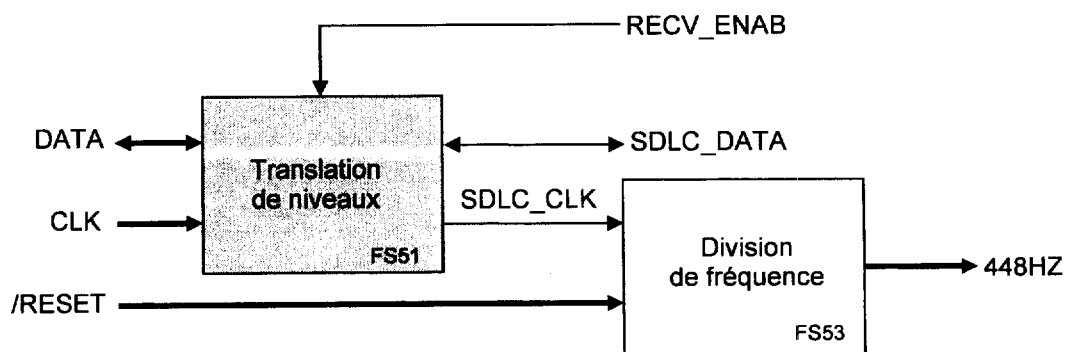


Figure 14 : Schéma fonctionnel du 2^{ème} degré (partiel) de FP5

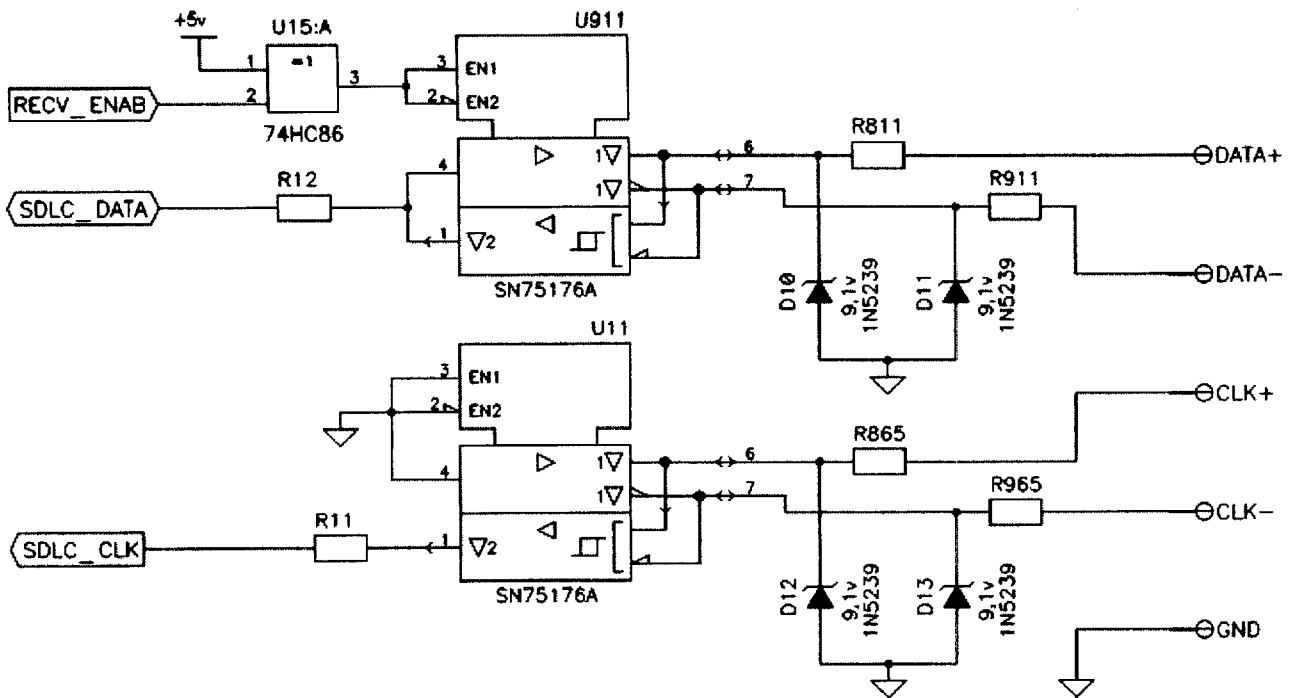


Figure 15 : Schéma structurel de FS51

Le schéma structurel associé à la fonction translation de niveaux (FS51) est reproduit sur la **Figure 15**. Les oscillogrammes (document réponse BR6) relevés sur les voies de l'horloge : bornes CLK+ (CH1), CLK- (CH2) et la différence de ces 2 signaux (voie MATH = CH1 – CH2).

- Q38.** Repérer (document réponse BR6), la trace correspondant à la voie CH1. Compléter la valeur de déviation verticale de la voie MATH.
- Q39.** Représenter (document réponse BR6), les tensions de seuils du récepteur de U11.
- Q40.** Représenter (document réponse BR6), le signal SDLC_CLK, en concordance de temps avec les signaux précédents.
- Q41.** Évaluer le débit binaire à partir de l'oscillogramme précédent et vérifier qu'il est voisin de la valeur standard (1,892352MHz).
- Q42.** Indiquer quel équipement délivre les signaux CLK+ et CLK-.
- Q43.** Donner la signification de l'expression « half duplex ».
- Q44.** Indiquer (document réponse BR6), les niveaux logiques nécessaires sur les broches 2 et 3 (du circuit U911) pour obtenir les modes de fonctionnement émetteur et récepteur.
- Q45.** Compléter (document réponse BR6), avec le nom du signal utilisé pour sélectionner le mode de fonctionnement du circuit U911 et l'état logique correspondant à chacun des 2 modes.
- Q46.** Comparer les performances d'une liaison série suivant la norme EIA/TIA-232 (RS232) avec celles d'une liaison à la norme EIA/TIA-422 ou 485, en cochant les cases des propositions (document réponse BR6), qui sont valables pour l'une ou pour l'autre.

Le document réponse (page BR6), représente l'enregistrement des signaux SDLC_DATA et SDLC_CLK au cours de la transmission d'une trame suivant le protocole SDLC. Cette trame sert de réveil pour le périphérique, elle ne contient pas de donnée.

À l'aide du document de présentation du protocole SDLC (page BAN12) :

- Q47.** Identifier (document réponse BR6), les « drapeaux » délimitant la trame SDLC en les entourant.
- Q48.** Entourer les « bits de transparence » sur le document réponse (page BR6), qui reproduit la séquence des bits formant le corps du message.
- Q49.** Compléter dans le document réponse (page BR6), les noms des champs de la trame. À quel(s) périphérique(s) est destiné ce message ?

Session 2009	BTS Systèmes Électroniques Épreuve U4.1- Électronique	Page B10 sur 10
9SEE4EL1	Sujet	