

# CORRIGE

**Ces éléments de correction n'ont qu'une valeur indicative. Ils ne peuvent en aucun cas engager la responsabilité des autorités académiques, chaque jury est souverain.**

Documents autorisés : Dossier Technique PORTALP  
Calculatrice

Notes aux candidats :

**CORRECTION**

- Toutes les réponses seront faites sur le sujet qui sera rendu en sa totalité.
- Le tout sera agrafé à la copie d'examen dûment renseignée et anonymée.
- Cette épreuve est basée sur l'analyse structurale de la porte automatique.
- Les questions sont indépendantes et peuvent être traitées dans n'importe quel ordre.

**Barème indicatif :**

**1) Etude de FS51 :**

- 1.1) ..... / 5,0 pts
- 1.2) ..... / 3,0 pts

**2) Etude de FS54 :**

- 2.1) ..... / 1,0 pts
- 2.2) ..... / 1,5 pts
- 2.3) ..... / 3,0 pts
- 2.4) ..... / 0,5 pts
- 2.5) ..... / 2,5 pts
- 2.6) ..... / 1,5 pts
- 2.7) ..... / 4,0 pts
- 2.8.a) ..... / 1,5 pts
- 2.8.b) ..... / 1,5 pts

**3) Etude de FS62 :**

- 3.1.a) ..... / 3,0 pts
- 3.1.b) ..... / 2,0 pts
- 3.2) ..... / 4,0 pts

**7) Etude de FS64 :**

- 4.1) ..... / 1,0 pts
- 4.2) ..... / 2,0 pts
- 4.3) ..... / 1,0 pts
- 4.4) ..... / 2,0 pts

- 4.5.a) ..... / 1,0 pts
- 4.5.b) ..... / 1,0 pts
- 4.5.c) ..... / 2,0 pts
- 4.6.a) ..... / 1,0 pts
- 4.6.b) ..... / 1,0 pts
- 4.6.c) ..... / 1,0 pts
- 4.6.d) ..... / 2,0 pts

**4) Analyse de FS71 :**

- 5.1) ..... / 6,0 pts
- 5.2.a) ..... / 3,0 pts
- 5.2.b) ..... / 2,0 pts

**5) Analyse de FS73 et FS74 :**

- 6.1) ..... / 1,0 pts
- 6.2) ..... / 1,0 pts
- 6.3.a) ..... / 2,5 pts
- 6.3.b) ..... / 2,5 pts
- 6.4) ..... / 1,0 pts
- 6.5) ..... / 1,0 pts
- 6.6) ..... / 2,5 pts
- 6.7) ..... / 2,0 pts

**6) Analyse de FSA2 :**

- 7.1) ..... / 1,0 pts
- 7.2.a) ..... / 2,0 pts
- 7.2.b) ..... / 2,0 pts
- 7.2.c) ..... / 1,5 pts

**NOTE**

**/ 80**

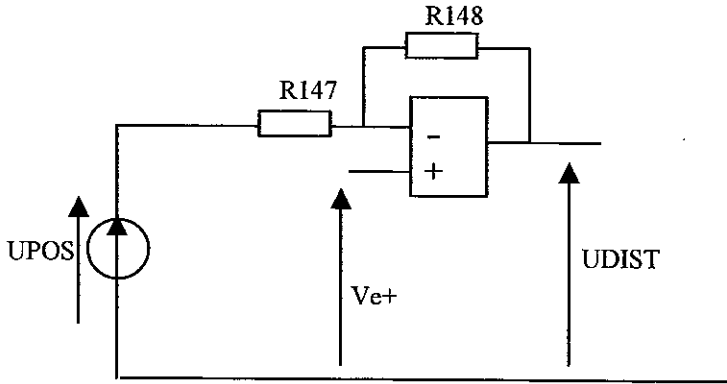
**NOTE**

**/ 20**

Groupement Académique EST	SESSION 2003	CORRIGE
BEP Métiers de l'électronique		Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4
		Page 1 / 12

# 1- ETUDE DE FS51

Pour simplifier l'étude, nous ne tiendrons pas compte du condensateur C44.  
Le schéma à étudier est donc le suivant :



On supposera que l'A.I.L. est idéal.

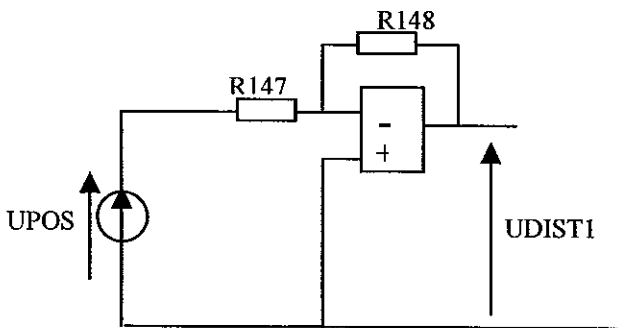
$$V_{e+} = \frac{R146}{R146 + R145} \times U_{CONS} + \frac{R145}{R145 + R146} \times 5$$

1-1- Montrer que :

$$UDIST = \left(1 + \frac{R148}{R147}\right) \times \left(\frac{1}{R145 + R146}\right) \times (R146 \times U_{CONS} + R145 \times 5) - \frac{R148}{R147} \times U_{POS}$$

*La méthode est laissée au choix, mais vous justifierez vos réponses (en nommant, par exemple, les montages fondamentaux à A.I.L. que vous avez reconnus ou en utilisant la loi des mailles, la loi des noeuds, etc...)*

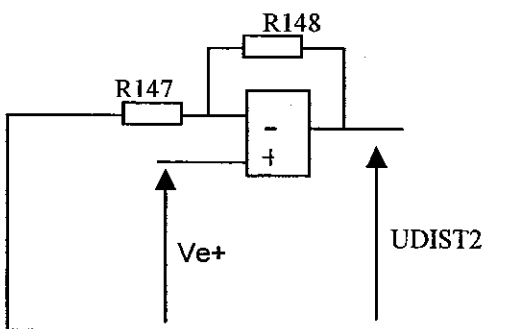
On utilise le théorème de superposition :



$$UDIST = UDIST1 + UDIST2$$

Avec :

$$UDIST1 = - (R148/R147) \times U_{POS} \quad (\text{A.I.L. inverseur})$$



$$UDIST2 = (1 + R148/R147) \times V_{e+} \quad (\text{A.I.L. non inverseur})$$

D'où :

$$UDIST = \left(1 + \frac{R148}{R147}\right) \times \left(\frac{1}{R145 + R146}\right) \times (R146 \times U_{CONS} + R145 \times 5) - \frac{R148}{R147} \times U_{POS}$$

Groupement Académique EST		SESSION 2003	CORRIGE
BEP Métiers de l'électronique			Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4	Page 2 / 12

1-2- Démontrer alors, par l'application numérique que la fonction de transfert de FS51 est vérifiée.

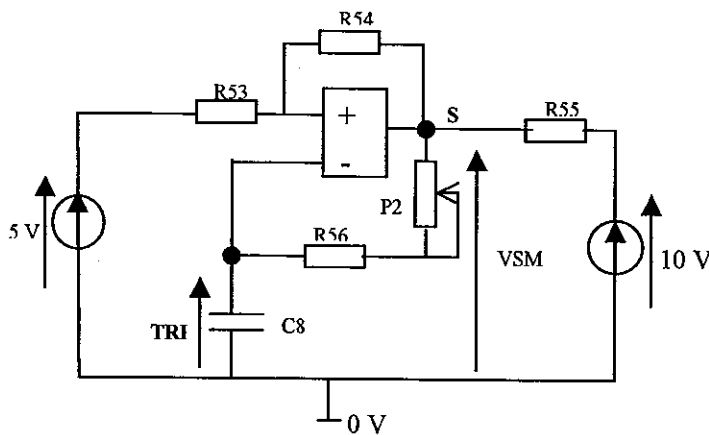
$$UDIST = \left(1 + \frac{R148}{R147}\right) \times \left(\frac{1}{R145 + R146}\right) \times (R146 \times UCONS + R145 \times 5) - \frac{R148}{R147} \times UPOS$$

$$UDIST = \left(1 + \frac{180}{180}\right) \times \left(\frac{1}{180 + 180}\right) \times (180 \times UCONS + 180 \times 5) - \frac{180}{180} \times UPOS$$

$$UDIST = UCONS + 5 - UPOS = UCONS - UPOS + 5 \text{ (Fonction de transfert vérifiée)}$$

## 2- ANALYSE DE FS54 (en régime établi).

SCHEMA STRUCTUREL DE FS54 :

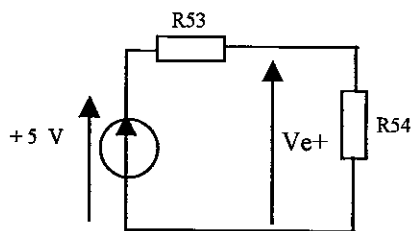


- L'A.I.L. est alimenté en 0 et 11 V.
- On supposera que l'A.I.L. est idéal. ( On rappelle cependant que l'A.I.L. utilisé ici est un LM339 à sortie collecteur ouvert).

2-1- Expliquer pourquoi l'A.I.L. fonctionne en régime saturé.

*L'A.I.L. est câblé en contre réaction positive et négative : il fonctionne donc en régime saturé.*

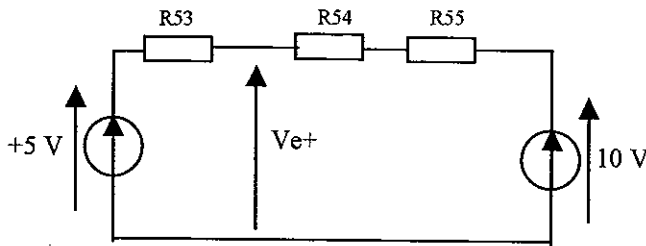
2-2- Lorsque la sortie de l'A.I.L. est à l'état 0 (VSM = 0V), montrer que  $V_{e+} = 2,5 V$ . Pour cela, vous considérez le schéma ci-dessous :



$$V_{e+} = \frac{R54}{R54 + R53} \times 5 = \frac{47}{47 + 47} \times 5 = 2,5V$$

Groupement Académique EST	SESSION 2003	CORRIGE
BEP Métiers de l'électronique		Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4
		Page 3 / 12

- 2-3- Lorsque la sortie de l'A.I.L. est à l'état 1 (VSM = 9,76V), montrer que  $V_{e+} = 7,38 V$ . Pour cela, vous considérez le schéma ci-dessous :



On utilise le théorème de superposition :

$$V_{e+} = V_{e+1} + V_{e+2}$$

Avec :

$$V_{e+1} = \frac{R54 + R55}{R54 + R55 + R53} \times 5 = 2,62V$$

$$V_{e+2} = \frac{R53}{R54 + R55 + R53} \times 10 = 4,76V$$

$$V_{e+} = 2,62 + 4,76 = 7,38 V$$

- 2-4- Tracer (en bleu), dans le même repère que VSM, la courbe représentative de la tension  $V_{e+}$  (voir page 5).
- 2-5- Tracer (en vert), et toujours dans ce même repère, la courbe représentative de la tension TRI et indiquer le comportement du condensateur dans les intervalles de temps  $]0 ; t1[$ ,  $]t1 ; t2[$  et  $]t2 ; t3[$  ( Répondre sous les chronogrammes, page 5).
- 2-6- Déterminer l'expression littérale des constantes de temps à prendre en compte pour l'analyse du circuit dans chacun de ces intervalles de temps (on les appellera  $\tau_A$ ,  $\tau_B$ ,  $\tau_C$ ) ( Répondre sous les chronogrammes, page 5).
- 2-7- En utilisant la formule ci-dessous, calculer  $t_A$ ,  $t_B$  et  $t_C$  puis en déduire la valeur de  $T$ , période des différents signaux.

Formule : 
$$t = \tau \times \ln\left(\frac{U_{c\text{final}} - U_{c\text{initial}}}{U_{c\text{final}} - U_c(t)}\right)$$

Avec :  $t$  : instant  $t$ .

$\tau$  : constante de temps (On donne :  $\tau_A = 30 \mu s$  ;  $\tau_B = 25,3 \mu s$  ;  $\tau_C = 30 \mu s$ )

$\ln$  : fonction logarithme népérien

$U_{c\text{final}}$  : tension maximale (respectivement minimale) aux bornes du condensateur, s'il pouvait se charger (respectivement se décharger) entièrement.

$U_{c\text{initial}}$  : tension aux bornes du condensateur, au moment où il commence à se charger (ou à se décharger).

$U_c(t)$  : tension aux bornes du condensateur à l'instant  $t$ .

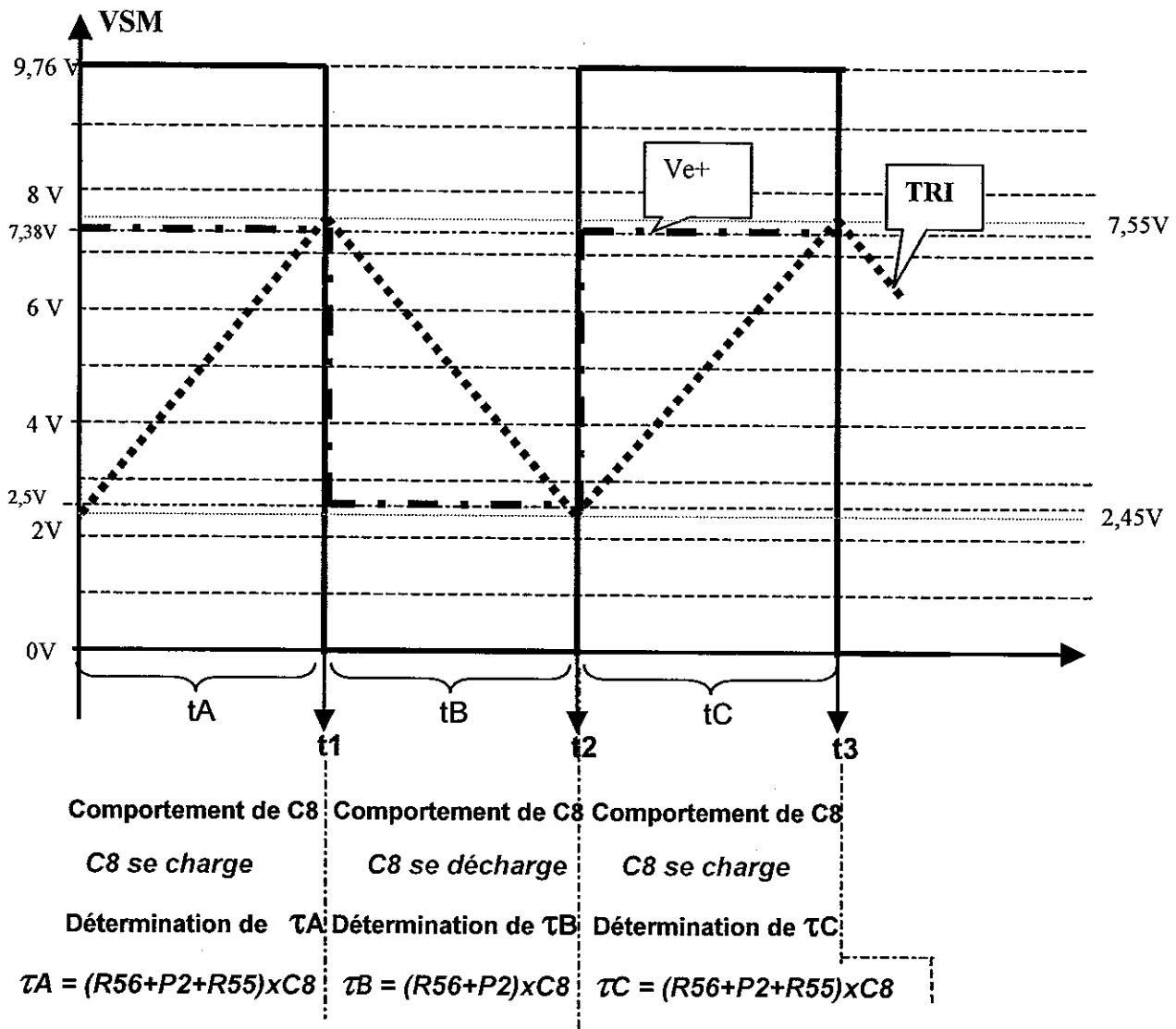
$$t_A = 30 \times 10^{-6} \times \ln\left(\frac{10 - 2,45}{10 - 7,55}\right) = 33,76 \mu s$$

$$t_B = 28,47 \times 10^{-6} \times \ln\left(\frac{-7,55}{-2,45}\right) = 28,47 \mu s$$

$$t_C = t_A = 33,76 \mu s \quad \text{et} \quad T = t_A + t_B = 62,23 \mu s$$

Groupement Académique EST		SESSION 2003	CORRIGE
BEP Métiers de l'électronique			Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4	Page 4 / 12

**CHRONOGRAMMES A TRACER ( questions 2-4- et 2-5) :**



2-8- Expliquer pourquoi la sortie de l'A.I.L. change d'état aux instants :

- a) t1 :             $V_{e+} = 7,38 \text{ V}$  ;  $TRI = V_{e-} = 7,55 \text{ V}$   
 $V_{e-} > V_{e+}$  donc  $V_{SM} = -V_{sat}$ . A l'instant t1  $V_{SM}$  passe de 9,76 V à 0 V.
- b) t2 :             $V_{e+} = 2,5 \text{ V}$  ;  $TRI = V_{e-} = 2,45 \text{ V}$   
 $V_{e+} > V_{e-}$  donc  $V_{SM} = +V_{sat}$ . A l'instant t2  $V_{SM}$  passe de 0 V à 9,76 V.

**3- ETUDE DE FS62**

3-1- A l'aide de la documentation technique du CD4538 donnée page 18, 19, 20/21 constructeur et du schéma structurel de FS6.2 :

a) Compléter le tableau ci-dessous :

N°broche	Tension appliquée (nom ou valeur)	Niveau logique
13	11 V	H
12	RzDef	
11	11 V	H

Groupement Académique EST		SESSION 2003	CORRIGE
BEP Métiers de l'électronique			Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4	Page 5 / 12

- b) Conclure sur le mode de fonctionnement de U8 au sein de FS6.2 (on donnera la ligne de la table de vérité correspondant au fonctionnement puis on explicitera le mode de déclenchement ainsi que le niveau actif de la sortie)

***U8 est un monostable redéclenchable , actif sur fronts montants .***

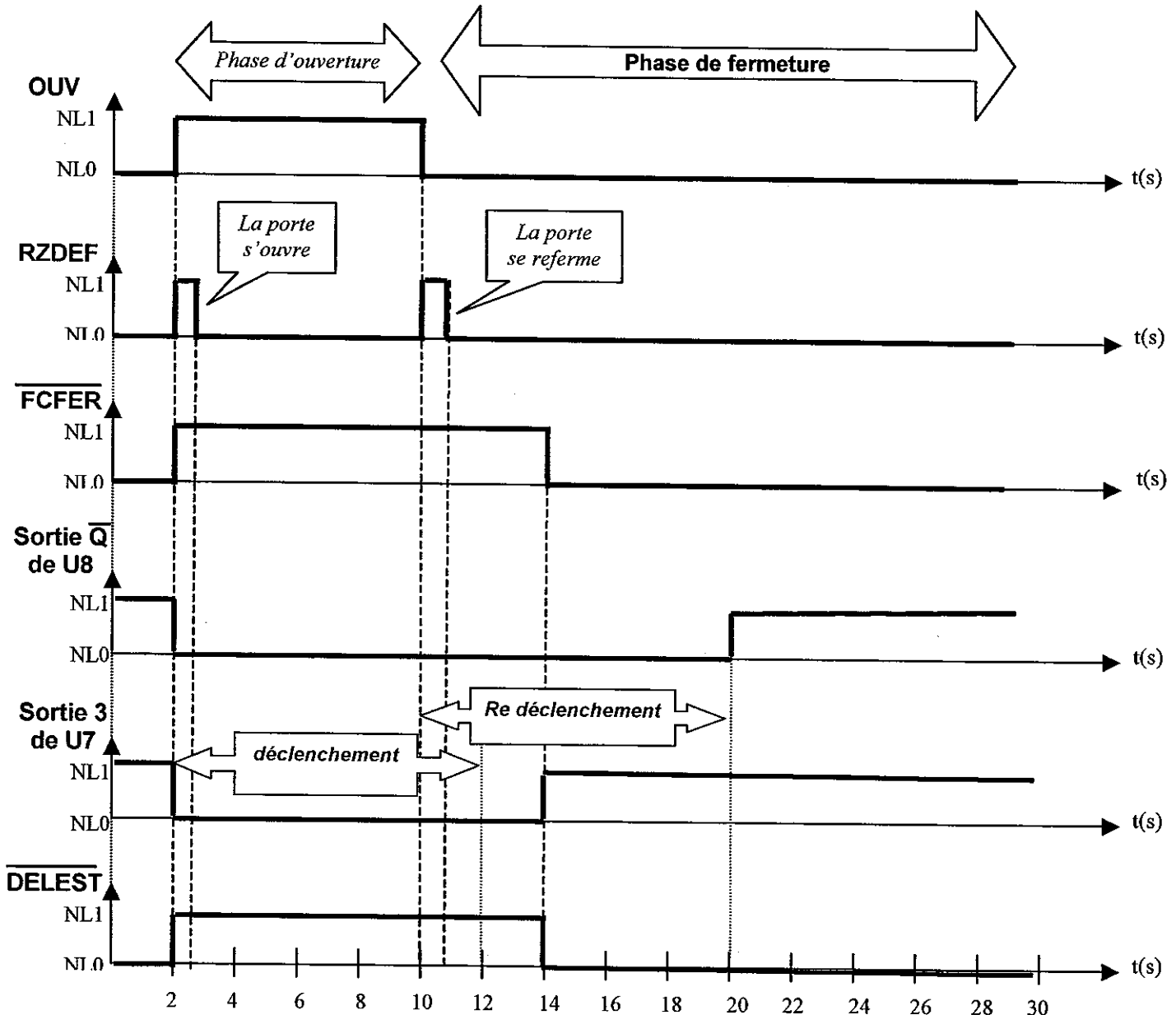
***L'impulsion calibrée de sortie est active au niveau logique bas (sortie sur broche n°9)***

- 3-2- Compléter les chronogrammes de fonctionnement page suivante sachant que la durée de l'impulsion calibrée de sortie est donnée par :  $T_o = R68 \times C16$

Calcul de  $T_o$  :

$$T_o = R68 \times C16 = 10,34 \text{ s}$$

### Chronogrammes de fonctionnement



Groupement Académique EST		SESSION 2003	CORRIGE
BEP Métiers de l'électronique			Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4	Page 6 / 12

## 4- ANALYSE DE FS64

Les questions 4-1, 4-2, 4-5 et 4-6 sont indépendantes.

4-1- D'après la courbe de réponse en fréquence (gain) de ce filtre, page 21, indiquer s'il s'agit d'un filtre *passé bande, coupe-bande, passé-bas* ou *passé-haut*.

*C'est un filtre passé bas*

4.2- Déterminer graphiquement la valeur de la fréquence de coupure  $f_c$  ( on laissera les traits de lecture sur DR1, page 21)

*La fréquence de coupure vaut  $f_c = 27 \text{ kHz}$  (-3dB  $\rightarrow$ )*

4-3- Indiquer la valeur de la Bande Passante (BP) de ce filtre.

*La bande passante vaut  $BP = 27 \text{ kHz}$*

4.4- Sur la représentation fréquentielle, repérer : a) la *bande passante*,  
b) la *zone d'atténuation*

*Voir graphique*

4-5- On applique en entrée du filtre une différence de potentiels sinusoïdale d'amplitude maximale  $U_{IM(max)} = 5V$ . On relève en sortie du filtre une différence de potentiels sinusoïdale d'amplitude  $U_{IM1(max)} = 889mV$ .

a) Calculer la valeur de l'amplification en tension  $A_v$

*L'amplification vaut  $A_v = 0,889 / 5 = 0,178$*

b) En déduire la valeur du Gain  $G$

*Le gain vaut  $G = 20 \text{ Log} ( 0,178 ) = -15 \text{ dB}$*

c) Quelle était la fréquence  $f$  du signal sinusoïdal d'entrée ?

*La fréquence valait donc  $f = 150 \text{ kHz}$*

4-6- On suppose  $U_{IM}$  de type sinusoïdal telle que :  $u_{IM}(t) = 10 \times \text{Sin}(2 \times \pi \times 55000 \times t)$

On souhaite déterminer la valeur de l'amplitude maximale  $U_{IM1(max)}$  du signal  $u_{IM1}(t)$  en sortie du filtre, pour cela :

a) Indiquer la valeur de la fréquence  $f$  de la différence de potentiels  $U_{IM}(t)$

*La fréquence vaut  $f = 55\ 000 \text{ Hz} = 55 \text{ kHz}$*

b) Déterminer graphiquement la valeur du Gain  $G$  pour cette fréquence

*Le gain vaut  $G = -7 \text{ dB}$*

c) En déduire la valeur de l'amplification en tension  $A_v$  :

On rappelle que :  $G = 20 \times \text{Log}(A_v)$  avec  $A_v = \frac{U_{IM1(max)}}{U_{IM(max)}} = 10^{\left(\frac{G}{20}\right)}$

*L'amplification en tension vaut :  $A_v = 10^{(-7/20)} = 0,446$*

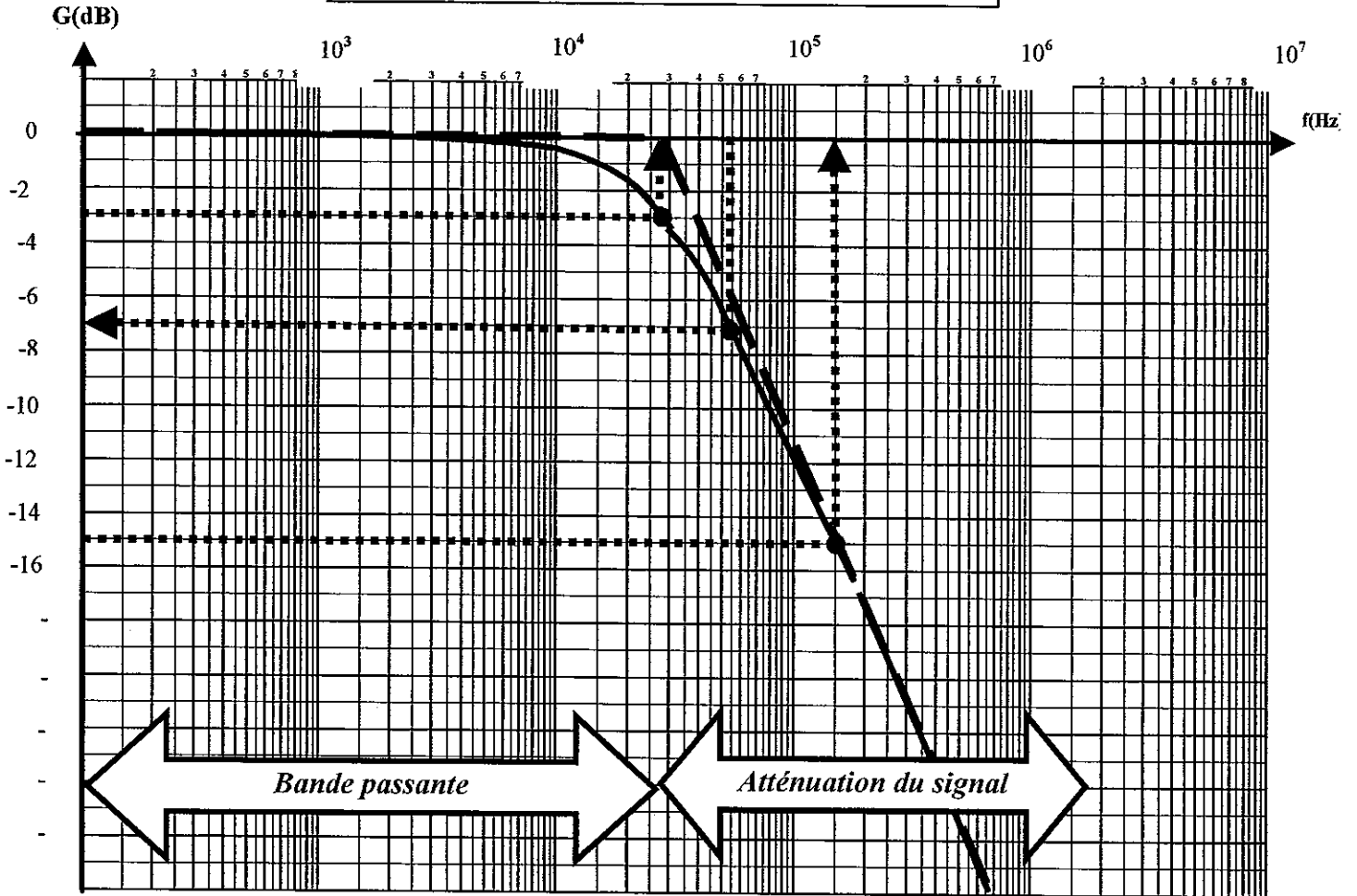
Groupement Académique EST	SESSION 2003	CORRIGE
BEP Métiers de l'électronique		Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4
		Page 7 / 12



d) En déduire la valeur de l'amplitude maximale  $U_{IM1(max)}$  du signal  $u_{IM1}(t)$  en sortie du filtre :

$$U_{IM1(max)} = A_v \times U_{IM(max)} = 10 \times 0,0446 = \boxed{4,46 \text{ V}}$$

**DOCUMENT REPONSE DR1**



**5- ANALYSE DE FS71**

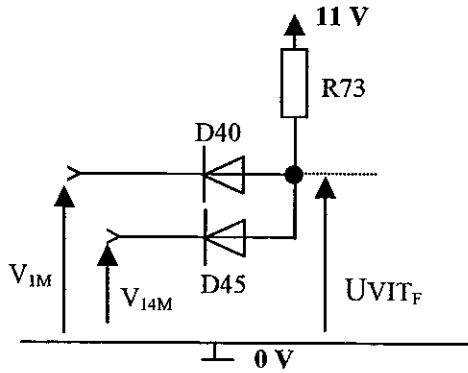
5-1- Etude du comparateur à fenêtre ( R75 à R77 et U21) :

On appellera :  $V_{1M}$  : la ddp entre la sortie 1 de U21 et la masse.  
 $V_{14M}$  : la ddp entre la sortie 14 de U21 et la masse.

Compléter le tableau ci-dessous :

UVIT	$V_{14M}$ (en V)	Justification de la valeur de $V_{14M}$	$V_{1M}$ (en V)	Justification de la valeur de $V_{1M}$
$UVIT < 4,95 \text{ V}$	0 V	$UVIT = V_{e+} \text{ et } V_{e-} = 4,95 \text{ V}$ $V_{e-} > V_{e+} \text{ donc } V_{1M} = -V_{SAT}$	11 V	$UVIT = V_{e-} \text{ et } V_{e+} = 5,05 \text{ V}$ $V_{e+} > V_{e-}$ donc $V_{1M} = +V_{SAT}$
$4,95 \text{ V} < UVIT < 5,05 \text{ V}$	11 V	$UVIT = V_{e+} \text{ et } V_{e-} = 4,95 \text{ V}$ $V_{e+} > V_{e-} \text{ donc } V_{1M} = +V_{SAT}$	11 V	$UVIT = V_{e-} \text{ et } V_{e+} = 5,05 \text{ V}$ $V_{e+} > V_{e-}$ donc $V_{1M} = +V_{SAT}$
$UVIT > 5,05 \text{ V}$	11 V	$UVIT = V_{e+} \text{ et } V_{e-} = 4,95 \text{ V}$ $V_{e+} > V_{e-} \text{ donc } V_{1M} = +V_{SAT}$	0 V	$UVIT = V_{e-} \text{ et } V_{e+} = 5,05 \text{ V}$ $V_{e-} > V_{e+}$ donc $V_{1M} = -V_{SAT}$

5-2- Etude de la structure constituée de R73, D40 et D45 :



Pour cette étude, on tiendra compte de la tension de seuil des deux diodes :

$$\underline{V_F = 0,7 V}$$

a) Compléter le tableau ci dessous :

$V_{1M}$	$V_{14M}$	Etat de D40	Etat de D45	$UVIT_F$ (V)
0 V	0 V	Passante	Passante	0,7 V
0 V	11 V	Passante	Bloquée	0,7 V
11 V	0 V	Bloquée	Passante	0,7 V
11 V	11 V	Bloquée	Bloquée	11 V

b) Indiquer la fonction logique réalisée par cette structure, sachant qu'une tension de 0V environ correspond à un état logique 0 et une tension de 11V environ correspond à un état logique 1.

**Cette structure réalise une fonction ET logique.**

## 6- ANALYSE DE FS73 et FS74

6-1- Définir la phase de fonctionnement de la porte lorsque le signal  $\overline{OUV} = 0$  puis lorsque le signal  $\overline{OUV} = 1$ .

Lorsque  $\overline{OUV} = 0$ , la porte part en ouverture.

Lorsque  $\overline{OUV} = 1$ , la porte part en fermeture.

6-2- Enoncer la différence entre le rôle de FS73 et le rôle de FS74.

La fonction FS73 permet de détecter un premier obstacle lors de la fermeture de la porte, alors que la fonction FS74 permet de détecter un deuxième obstacle en fermeture ou un premier obstacle en ouverture (cette dernière traite en fait des cas entraînant la disjonction de la porte).

6-3- On considère les entrées OBST, FCYOUV et  $\overline{OUV}$ , et de la sortie Q(1) de U6 (voir schéma structurel) :

a) A l'aide de la documentation page 16 et 17/21, compléter la table de fonctionnement suivante avec les termes : **Etat 0, Etat 1, Mémorisation**.

FCYOUV	OBST	$\overline{OUV}$	Q(1)
0	▼	0	Mémorisation (Qn)
0	▲	0	Etat 0
0	▼	1	Mémorisation (Qn)
0	▲	1	Etat 1
1	▲	1	Etat 0

Groupement Académique EST	SESSION 2003	CORRIGE
BEP Métiers de l'électronique		Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4
Page 9 / 12		

b) Tracer sur la page 13 les chronogrammes de fonctionnement lors d'une phase d'ouverture.

Notes :  $U6_9$  représente la broche 9 du circuit  $U6$ ,

La diode  $D37$  et la résistance  $R61$  ne seront pas prises en compte.

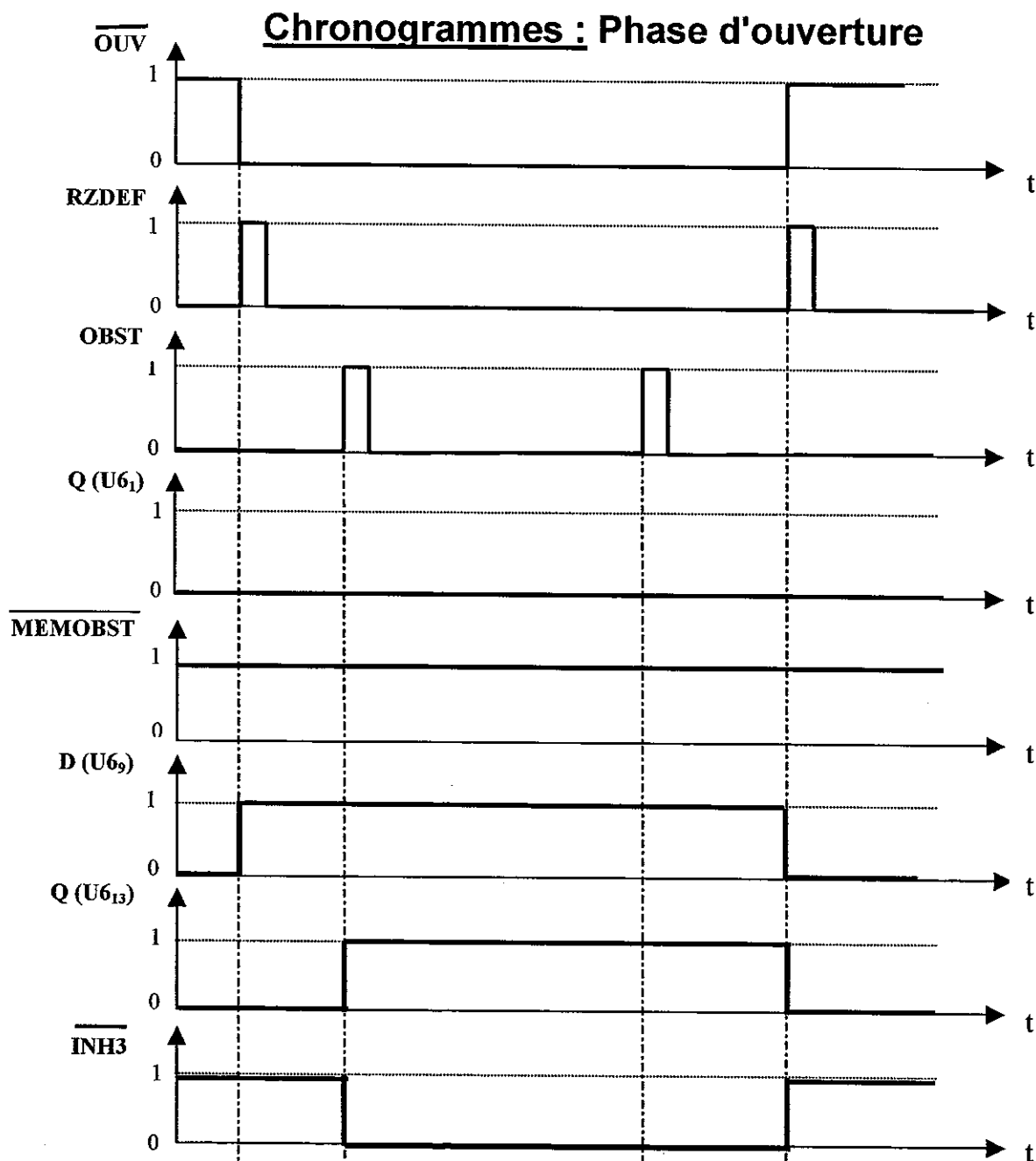
6-4- Qu'indique le signal  $\overline{ODEF}$  au niveau du fonctionnement de la porte.

$ODEF$  est une impulsion qui permet la réouverture de la porte si un obstacle a été détecté pour la première fois sur la course du vantail lors de la phase de fermeture.

6-5- Indiquer la réaction de la porte lorsque  $\overline{INH3}$  passe à 0.

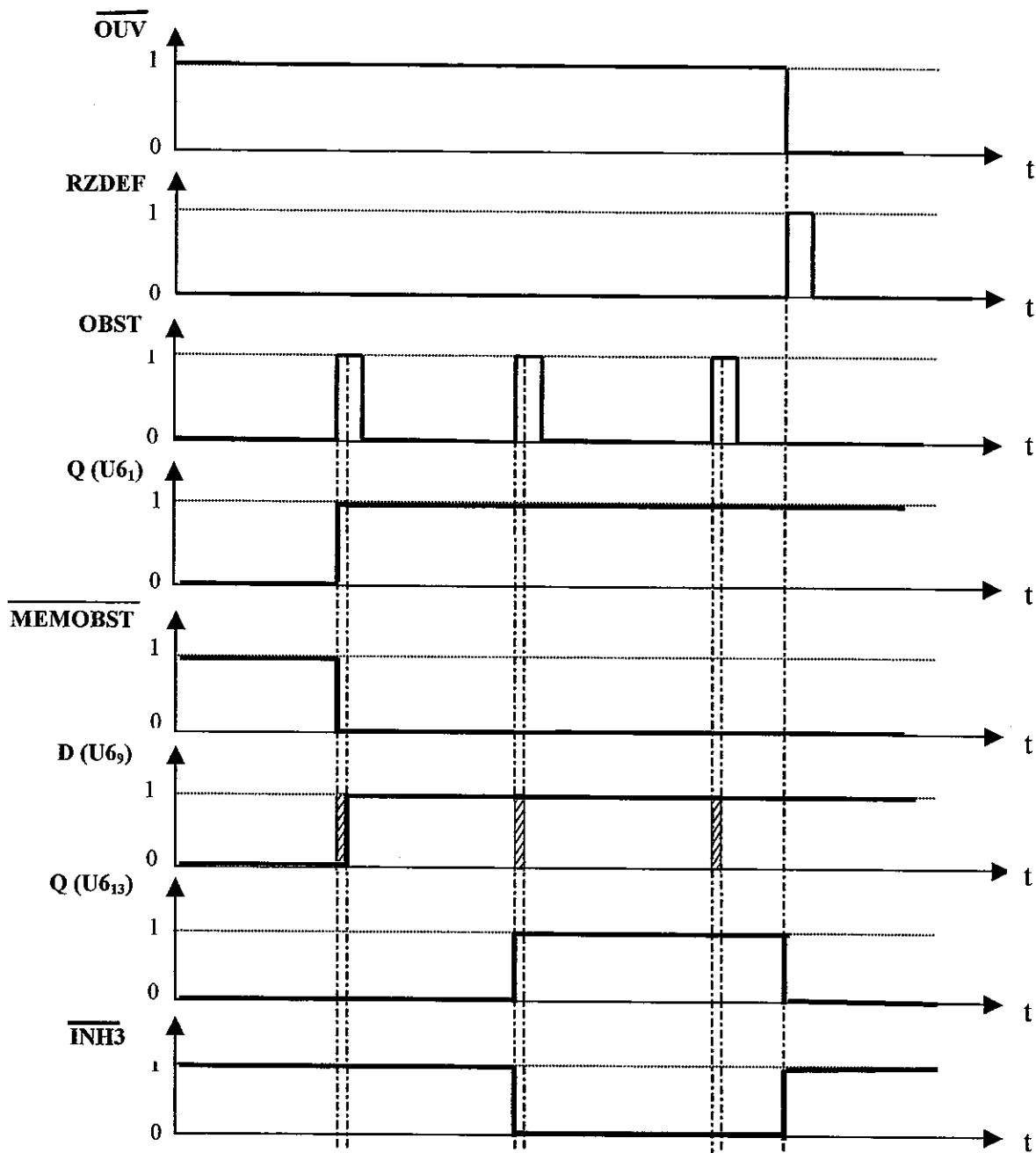
Lorsque  $\overline{INH3}$  passe de l'état 1 à l'état 0, la porte disjoncte immédiatement. Cette dernière n'est donc manœuvrable qu'à la main.

6-6- De la même manière qu'à la question 6-3, compléter les chronogrammes de fonctionnement (page 14) lors d'une phase de fermeture.



Groupement Académique EST	SESSION 2003	CORRIGE
BEP Métiers de l'électronique		Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4
Page 10 / 12		

## Chronogrammes : Phase de fermeture



Temps de propagation de la porte logique NAND U5 (pendant ce temps, le signal conserve son état précédent).

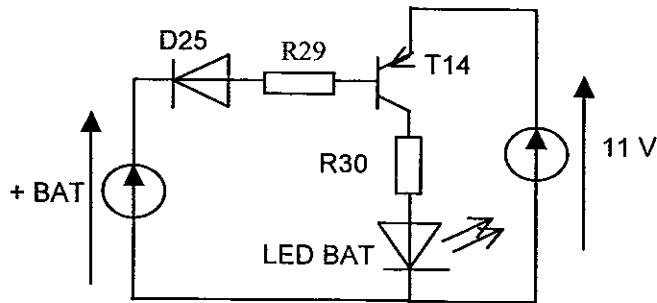
6-7- Comparer le changement d'état de  $\overline{\text{INH3}}$  (passage de l'état 1 à l'état 0), dans les deux cas traités précédemment (phase d'ouverture et de fermeture).

*Dans le premier cas (phase d'ouverture), le signal  $\overline{\text{INH3}}$  est actif lors de l'apparition du premier obstacle alors que dans le deuxième cas (phase de fermeture), l'activation de  $\overline{\text{INH3}}$  se fait lors du deuxième obstacle : ceci correspond donc bien à l'algorithme de fonctionnement*

Groupement Académique EST		SESSION 2003	CORRIGE
BEP Métiers de l'électronique			Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4	Page 11 / 12

## 7- ANALYSE DE FSA2

La diode D26 est supposée bloquée. Le schéma structurel peut être représenté ainsi :



On donne :

- $V_{BEsat} = -0,7 \text{ V}$
- $V_{CEsat} = -0,4 \text{ V}$
- $\beta = 75$
- $V_{LED} = 1,6 \text{ V}$   
(ddp aux bornes de la LED BAT, lorsqu'elle est allumée)
- $V_D = 0,7 \text{ V}$   
(ddp aux bornes de D25, lorsqu'elle conduit).

7-1- Analyse qualitative : compléter le tableau décrivant le fonctionnement de cette structure.

	Etat de T14 (bloqué /saturé)	Etat de la LED BAT (éteinte/allumée)
+ BAT = 0 V	SATURE	ALLUMEE
+ BAT = 11 V	BLOQUE	ETEINTE

7-2- Analyse quantitative si +BAT = 9V. (On suppose le transistor T14 saturé).

a) Calculer  $I_B$ , intensité du courant circulant dans la base de T14

$$I_B = \frac{UR_{29}}{R_{29}} = \frac{11 + V_{BE} - U_D - BAT}{R_{29}} = 127,6 \mu A$$

b) Calculer  $I_C$ , intensité du courant circulant dans le collecteur de T14

$$I_C = \frac{UR_{30}}{R_{30}} = \frac{11 + V_{CE} - U_{LED}}{R_{30}} = 6 mA$$

c) Vérifier que le transistor T14 est bien saturé.

$$\frac{I_C}{I_B} = 47$$

Ce rapport est inférieur à  $\beta$  donc le transistor est bien saturé.

Groupement Académique EST	SESSION 2003	CORRIGE
BEP Métiers de l'électronique		Secteur A : Industriel
Epreuve écrite EP3	Durée : 4 h	Coefficient : 4
Page 12 / 12		