

C. ANNEXES

1. Schémas structurels

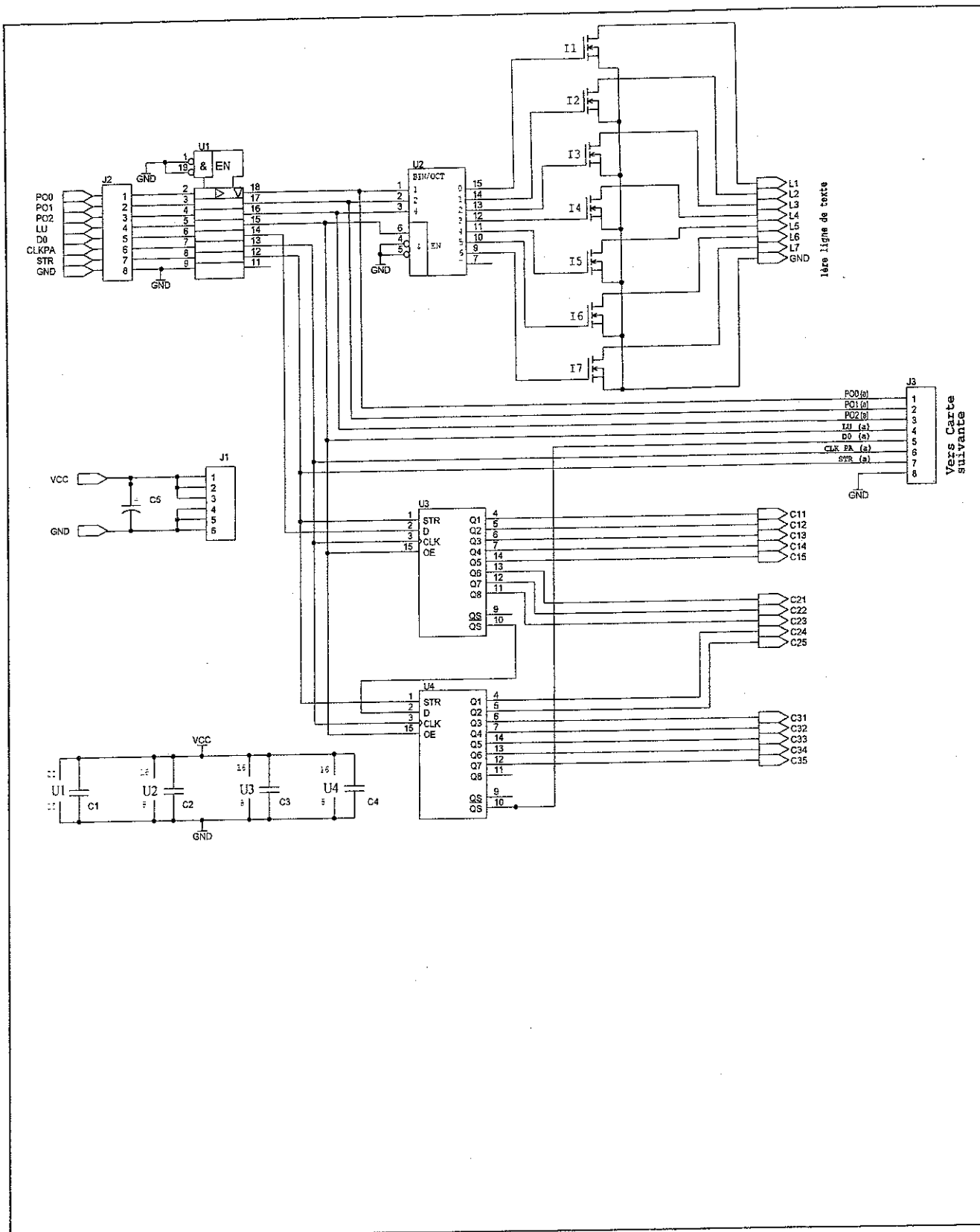


Schéma structurel FP1 (partiel A)

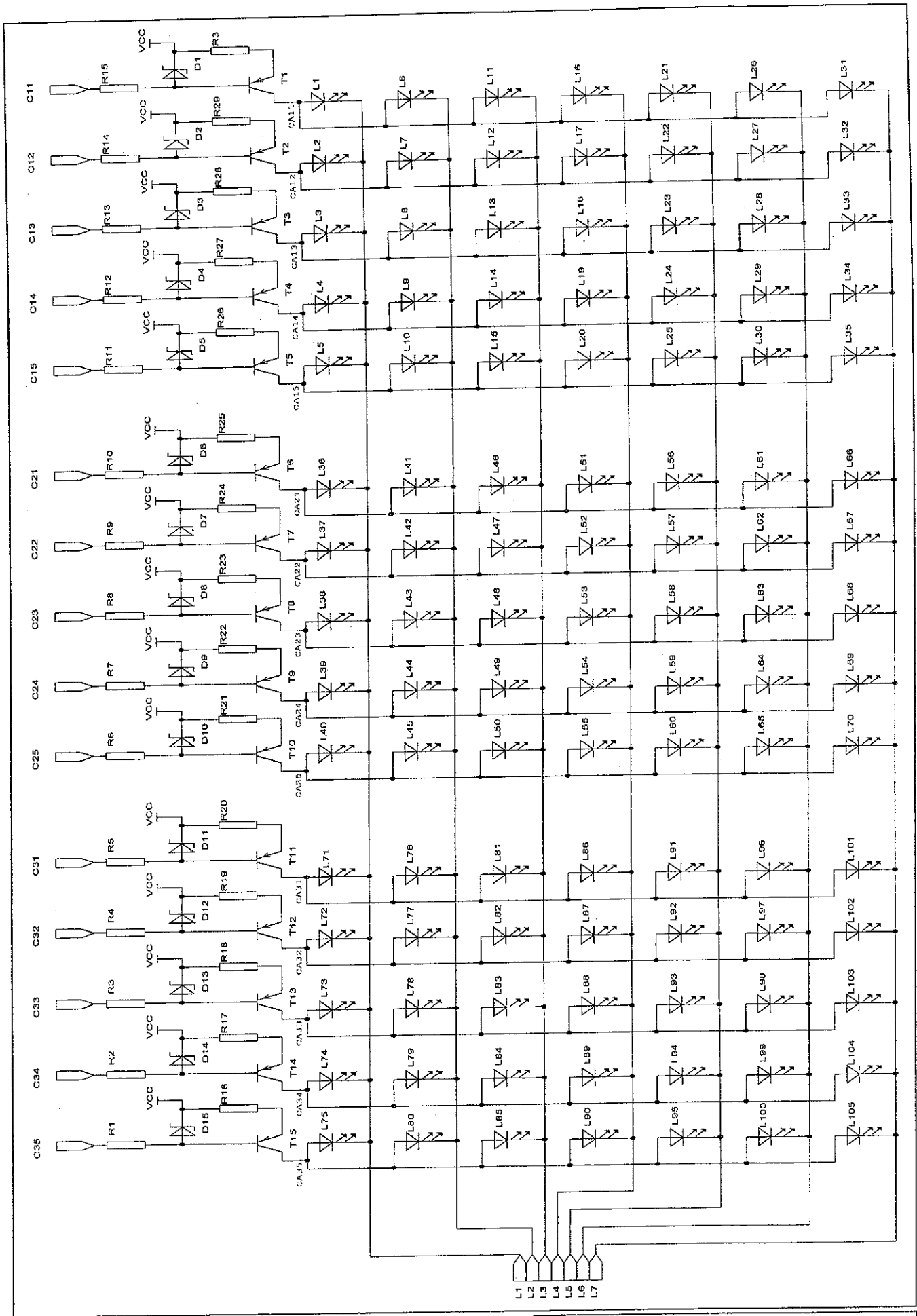


Schéma structurel FP1 (partiel B)

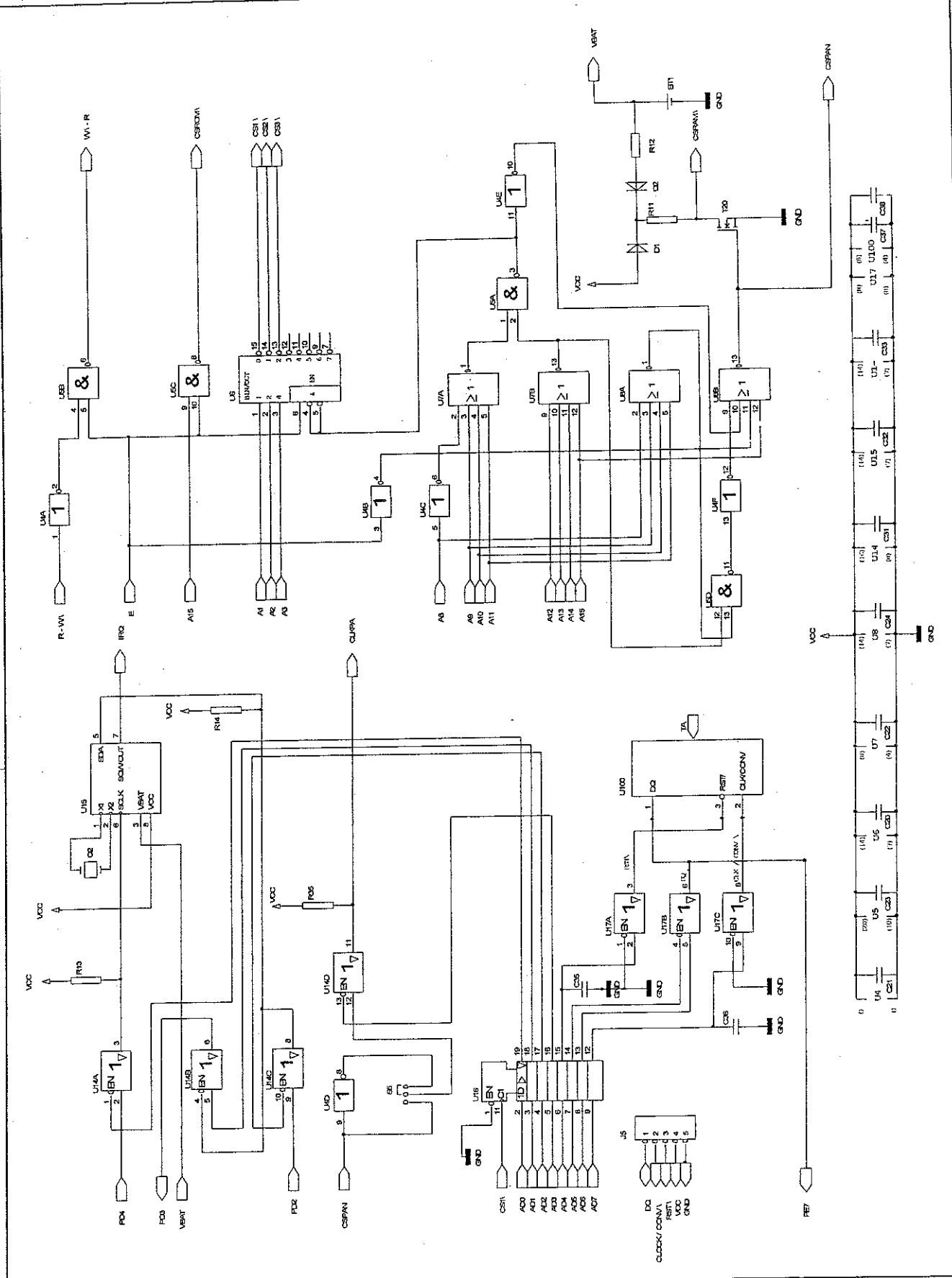


Schéma structurel FP2 (partiel B) – FP5

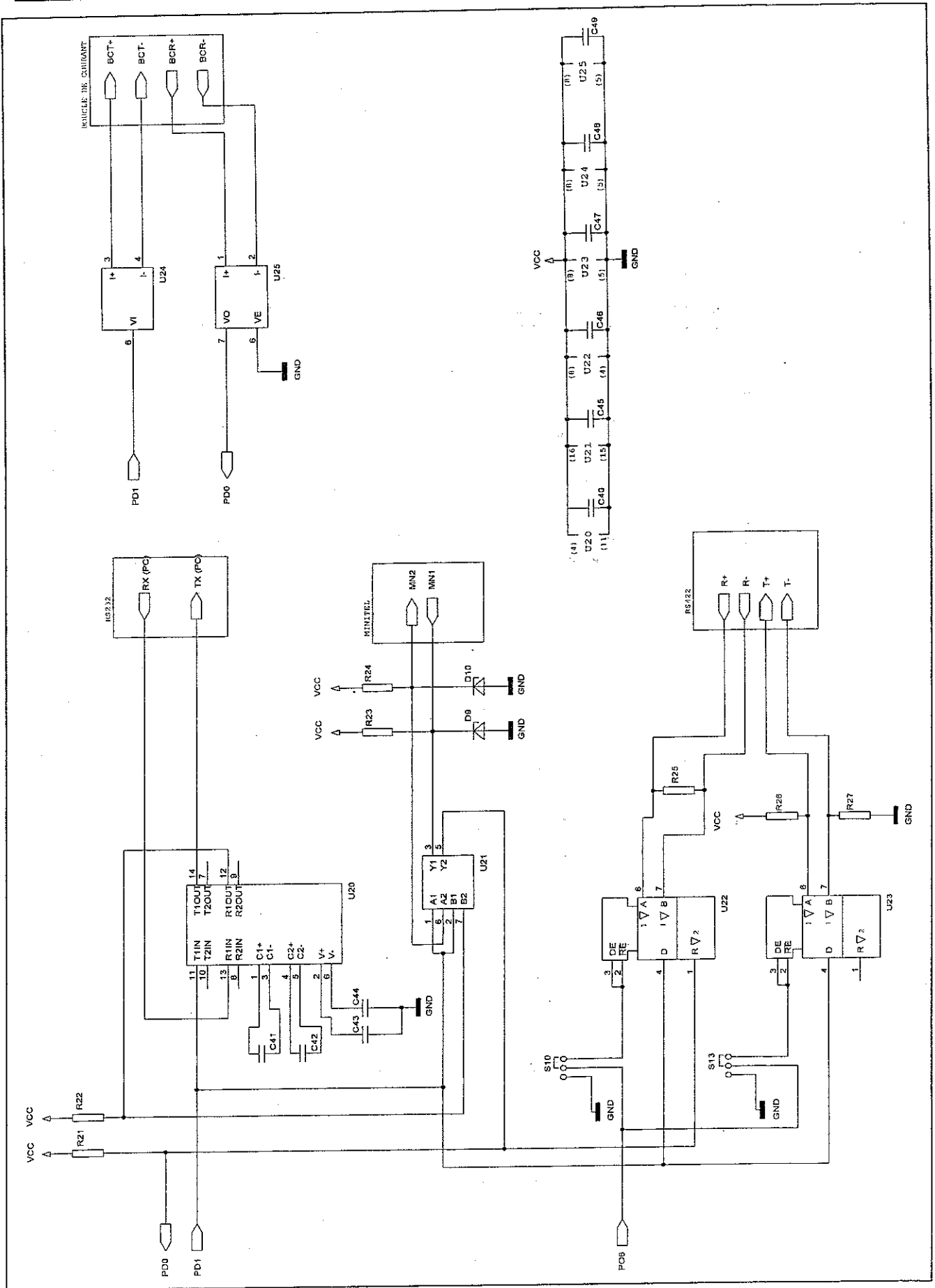


Schéma structurel FP3

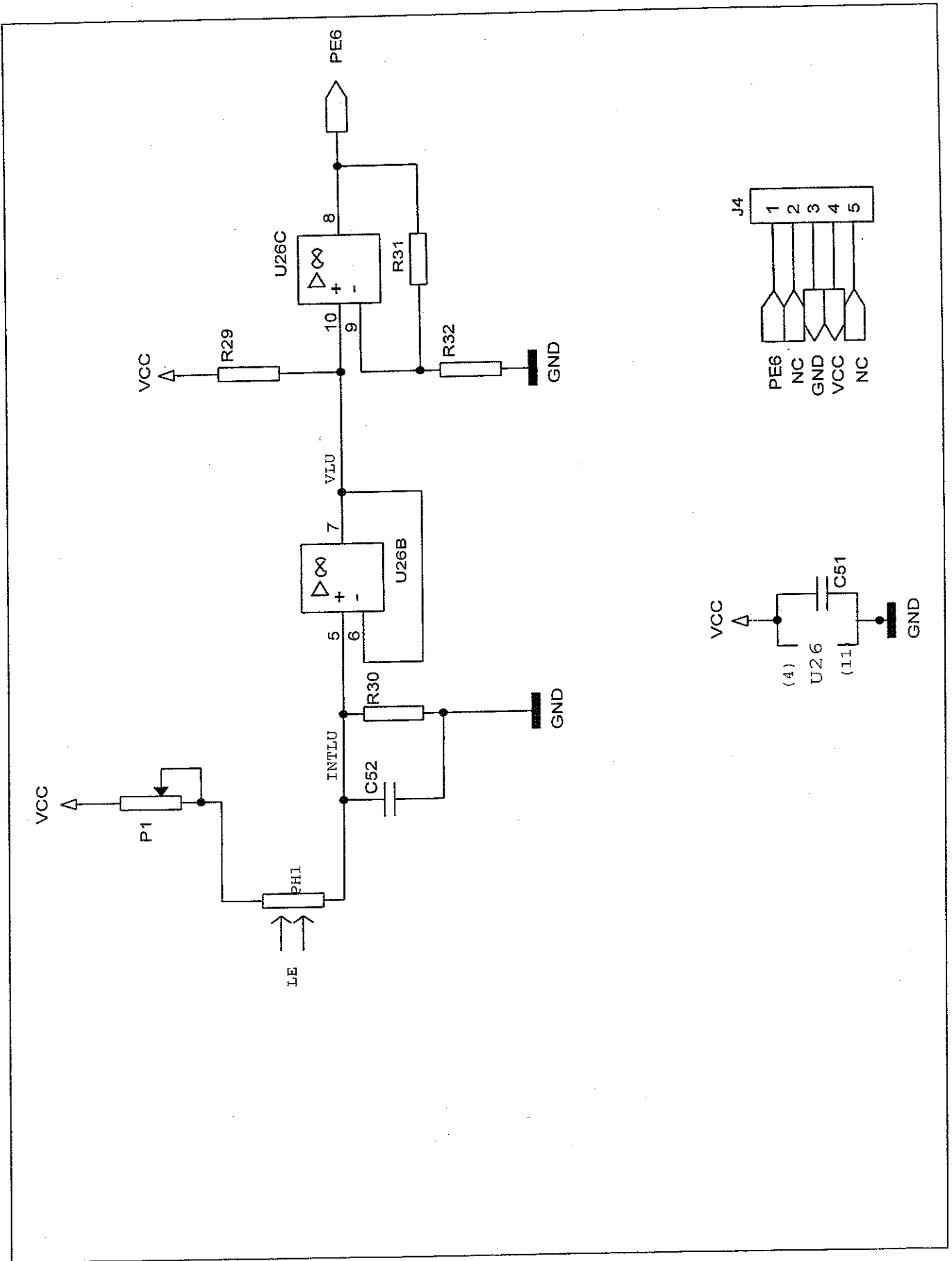


Schéma structurel FP4

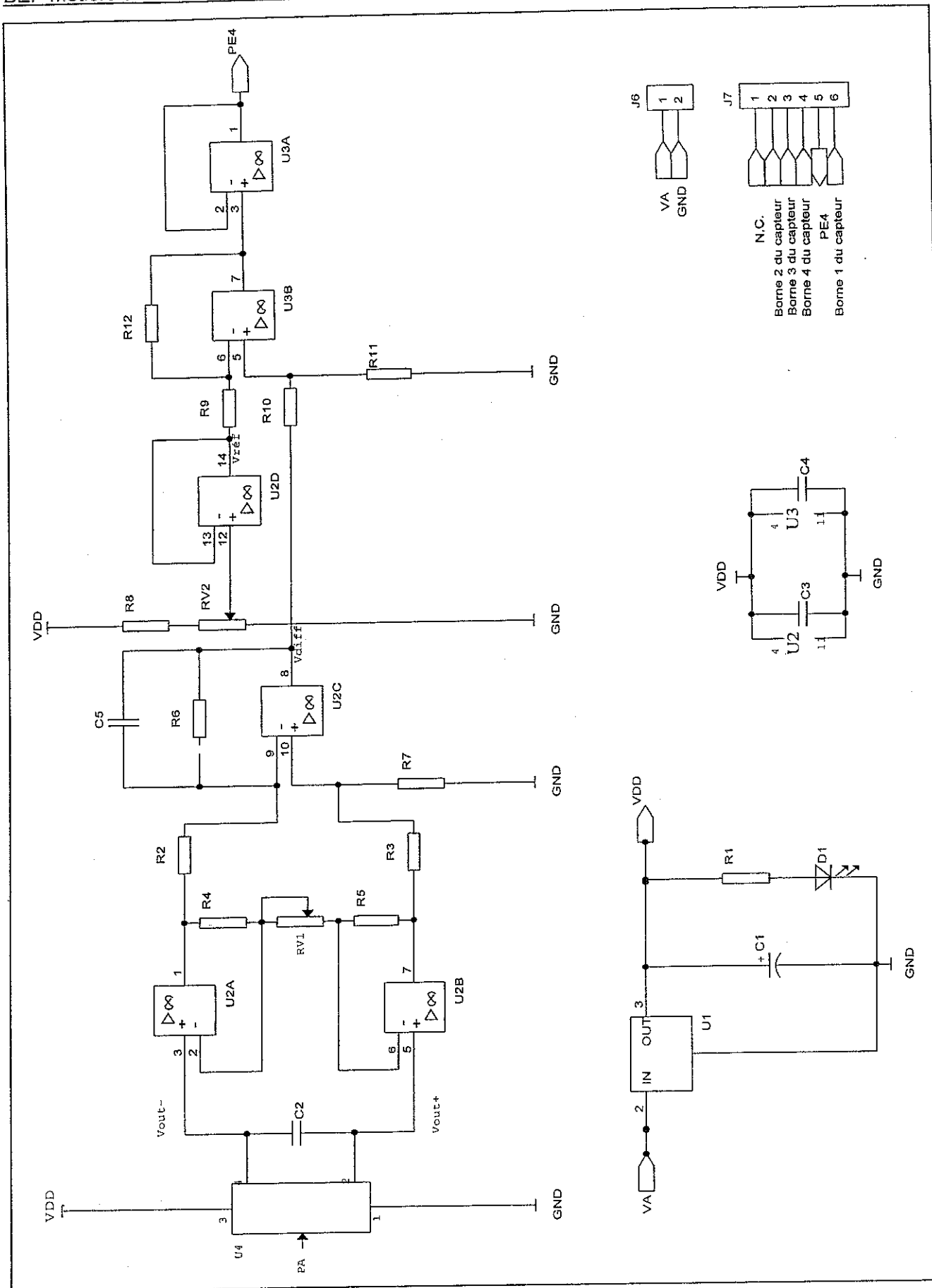


Schéma structurel FP6

2. Nomenclatures

NOMENCLATURE FP1		
REPERE	DESIGNATION	VALEUR
C1 à C4	Condensateur CMS	100nF
C5	Condensateur chimique	10µF 63V
D1 à D15	Diode zener CMS	BZX85C2V3
I1 à I7	Transistor MOSFET canal N	IRLZ14
J1	Connecteur alimentation	HE14 (6 points)
J2	Connecteur carte CPU	HE14 (8points)
J3	Connecteur vers carte suivante	HE14 (8points)
L1 à L105	Diode électroluminescente, diamètre 5mm Rouge	Intérieure : WU-1-112 SRD Extérieure : WU-2-53 ID
R1 à R15	Résistance CMS	1.2kΩ
R16 à R30	Résistance CMS	24Ω
T1 à T15	Transistor bipolaire PNP CMS	BC807-25
U1	Octuple amplificateur de lignes 3 états CMS	74HC541
U2	Décodeur-Démultiplexeur 3 vers 8 CMS	74HC238
U3, U4	Octuple registre CMS	74HC4094

NOMENCLATURE FP2		
REPERE	DESIGNATION	VALEUR
BT1	Pile de sauvegarde	3.6V
C10, C11	Condensateur chimique	10µF
C12	Condensateur plastique	100nF
C13, C14	Condensateur tantale	18pF
C15	Condensateur chimique	1µF
C16 à C36	Condensateur plastique	100nF
C37	Condensateur chimique	10µF
C38, C39, C53, C54	Condensateur plastique	100nF
D1, D2	Diode de signal	1N4148
Q1	Quartz	8MHz
Q2	Quartz	32.768MHz
R1 à R3	Résistance couche carbone	4.7kΩ
R4	Résistance couche carbone	1MΩ
R5	Résistance couche carbone	10 kΩ
R6	Résistance couche carbone	1 kΩ
R7, R8, R9, R10	Résistance couche carbone	4.7kΩ
R11, R12	Résistance couche carbone	1kΩ
R13, R14	Résistance couche carbone	4.7kΩ
R33	Résistance couche carbone	4.7kΩ
RN1A	Réseaux de résistances	10kΩ
S1	Bouton poussoir RESET	
S5	Cavalier (inversion de CLK PA)	
SWITCH	Mini interrupteur DIL 8	
T20	Transistor MOSFET	BS170

NOMENCLATURE FP2		
REPERE	DESIGNATION	VALEUR
U1	Microcontrôleur	68HC11E
U2	Octuple bascule D	74HC573A
U3	Superviseur d'alimentation	TL7705B
U4	Six inverseurs	74HC04
U5	Quadruple porte ET-NON à 2 entrées	74HC00
U6	Décodeur démultiplexeur 3 vers 8	74HC138
U7, U8	Double portes ET-NON à 4 entrées	74HC4002
U9	EPROM 256k (32k × 8)	27C256
U10	RAM 256k	43256
U11	Octuple amplificateur inverseurs 3 états	74HC540
U12	Octuple bascule D 3 états	74HC574A
U14	Quatre amplificateurs 3 états	74HC125
U15	Calendrier	DS1307
U16	Octuple bascule D 3 états	74HC574A
U17	Quadruple amplificateurs, 3 états	74HC125
U19	Octuple amplificateurs de lignes 3 états	74HC541

NOMENCLATURE FP3		
REPERE	DESIGNATION	VALEUR
C40	Condensateur plastique	100nF
C41, C42, C43, C44	Condensateur chimique	10µF
C45, C46, C47, C48, C49	Condensateur plastique	100nF
D9, D10	Diode zener	BZX85C4V7
R21, R22	Résistance couche carbone	1kΩ
R23, R24	Résistance couche carbone	4.7kΩ
R25, R26, R27	Résistance couche carbone	4.7kΩ
S10, S13	Cavalier (sélection RS422 ou RS485)	
U20	Emetteur récepteur RS232	MAX232C
U21	Double driver périphérique	DS75451
U22, U23	Emetteur récepteur de bus différentiel	DS75176
U24	Récepteur boucle de courant	HCPL4100
U25	Emetteur boucle de courant	HCPL4200

NOMENCLATURE FP4		
REPERE	DESIGNATION	VALEUR
C51	Condensateur plastique	100nF
C52	Condensateur plastique	470nF
J4	Connecteur carte CPU	HE14 (5 points)
P1	Potentiomètre multitour	10kΩ
R29	Résistance couche carbone	1kΩ
R30	Résistance couche carbone	10kΩ
R31	Résistance couche carbone	1kΩ
R32	Résistance couche carbone	10kΩ
PH1	Photorésistance	VT 935G
U26	Quadruple AIL	LM324

NOMENCLATURE FP5		
REPERE	DESIGNATION	VALEUR
C35, C36	Condensateur plastique	100nF
J5	Connecteur carte CPU	HE14 (5 points)
U16	Octuple bascule D 3 états	74HC574A
U17	Quadruple amplificateurs, 3 états	74HC125
U100	Capteur de température	DS1620

NOMENCLATURE FP6		
REPERE	DESIGNATION	VALEUR
C1	Condensateur chimique	10 μ F
C2	Condensateur plastique multicouche	470nF
C3, C4	Condensateur goutte	100nF
C5	Condensateur chimique	100 μ F
D1	Diode électroluminescente	Rouge diamètre 3mm
J6	Connecteur alimentation	
J7	Connecteur carte CPU	HE14 (6 points)
R1	Résistance couche carbone	5.6k Ω
R2, R3, R4, R5	Résistance couche carbone	2.2k Ω
R6, R7	Résistance couche carbone	100k Ω
R8	Résistance couche carbone	10k Ω
R9, R10	Résistance couche carbone 1%	1k Ω
R11, R12	Résistance couche carbone 1%	10k Ω
RV1, RV2	Potentiomètre multitour	5k Ω
U1	Régulateur 10V	7810
U2, U3	Quadruple AIL	LM324
U4	Capteur de pression	MXP2200A

3. Extrait de la documentation constructeur du MC68HC11E de Motorola.

Fréquence d'horloge E = fréquence du résonateur / 4

3.1. La conversion analogique numérique

Le convertisseur analogique numérique du micro-contrôleur 68HC11 fonctionne sur le principe des approximations successives obtenues par répartition de charges dans des capacités. La répartition se fait grâce à des commutateurs analogiques. Pour qu'il puissent commuter des tensions jusqu'à VDD (5V), il est nécessaire de les alimenter avec une tension d'au moins 8V. Ceci est possible par la mise en œuvre d'une pompe de charge.

L'utilisateur devra donc penser à mettre en route cette pompe de charge en plaçant le bit ADPU du registre OPTION, il devra aussi laisser le temps (100µs) à cette pompe de charge, d'établir la « haute tension ».

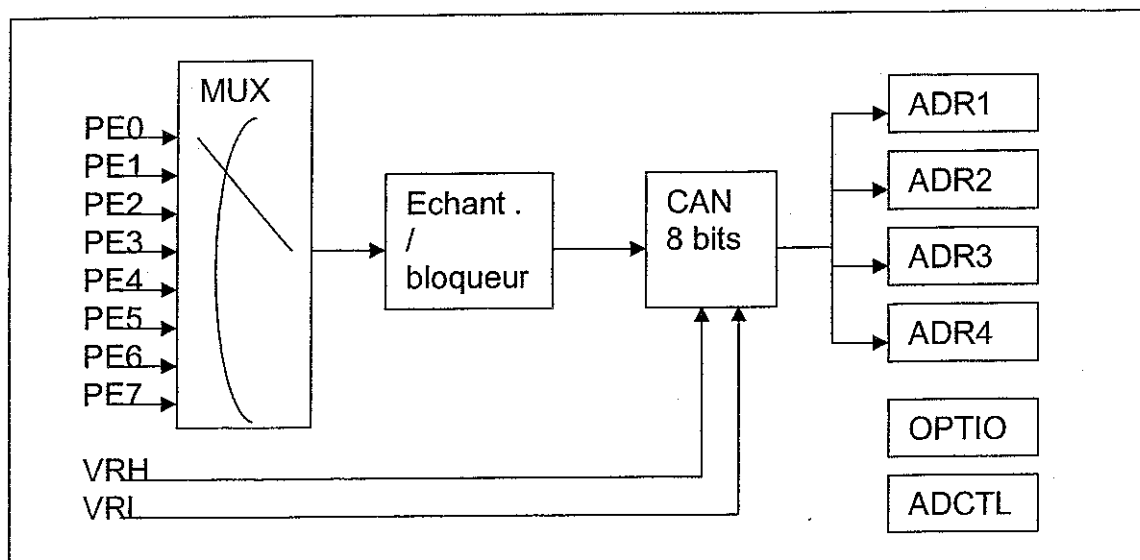
3.2. Caractéristiques du convertisseur

Le CAN possède 8 entrées analogiques multiplexées. Chaque entrée peut recevoir une tension analogique ne dépassant pas 6V. La conversion se fait sur 8 bits.

Le quantum est $(VRH-VRL)/256$.

Le convertisseur est contrôlé par deux registres : OPTION et ADCTL.

Les résultats des conversions sont stockés dans quatre registres : ADR1, ADR2, ADR3 et ADR4.



3.3. Définition du registre OPTION

Bit7							Bit0
ADPU	CSEL	0	1	0	0	0	0

ADPU (AD Power Up) : valide le circuit à pompe de charge.

- 0 : circuit inactif
- 1 : circuit validé

CSEL (Clock SElect) : sélectionne la source d'horloge pour le circuit à pompe de charge.

- 0 : horloge E
- 1 : horloge locale à cellule RC

3.4. Définition du registre ADCTL (AD ConTrol)

Bit7							Bit0
CCF	0	SCAN	MULT	CD	CC	CB	CA

CCF (Conversion Complet Flag) : bit d'état indiquant la fin d'une séquence de quatre conversions.

- 0 : conversion en cours
- 1 : les quatre registres de résultats contiennent des données valides

SCAN (SCAN control) : définit la succession des séquences de quatre conversions.

- 0 : une seule séquence de quatre conversions est effectuée
- 1 : les séquences de quatre conversions ont lieu en continu

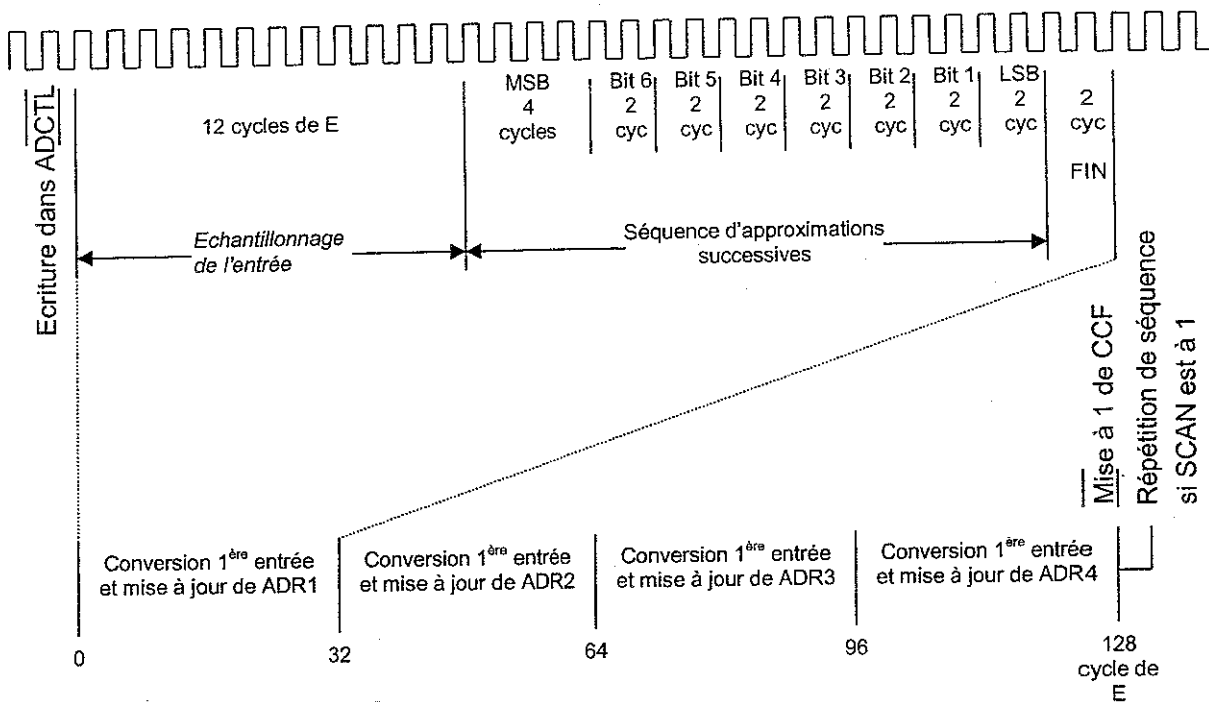
MULT (MULTiple channel) : sélectionne les entrées à convertir.

- 0 : le CAN réalise une séquence de quatre conversions sur l'entrée spécifiée par les bits CD à CA
- 1 : le CAN réalise une conversions sur chaque entrée du groupe spécifiée par les bits CD à CC

CD à CA : ces bits sélectionnent l'entrée ou les entrées du port E qui seront utilisées pour la conversion demandée

CD	CC	CB	CA	Entrée choisie	Résultat dans
0	0	0	0	PE0	ADR1
0	0	0	1	PE1	ADR2
0	0	1	0	PE2	ADR3
0	0	1	1	PE3	ADR4
0	1	0	0	PE4	ADR1
0	1	0	1	PE5	ADR2
0	1	1	0	PE6	ADR3
0	1	1	1	PE7	ADR4
1	0	0	0	réservé	ADR1
1	0	0	1	réservé	ADR2
1	0	1	0	réservé	ADR3
1	0	1	1	réservé	ADR4
1	1	0	0	réservé	ADR1
1	1	0	1	réservé	ADR2
1	1	1	0	réservé	ADR3
1	1	1	1	réservé	ADR4

3.5. Chronogramme d'une séquence de quatre conversions



3.6. Liste des registres

Listes des registres utilisés dans le programme qui mémorise des variables système ou des codes d'informations et de commande :

- A** et **B** (Accumulateur) : registres 8 bits courants dans lesquels s'effectuent les opérations et utilisés comme registre mémoire temporaire pour effectuer des transferts d'un registre à un autre.
- X** : registre multi-usage à lecture et écriture utilisé comme position mémoire ou comme compteur.
- Y** : registre multi-usage à lecture et écriture utilisé comme position mémoire ou comme compteur.
- CCR** (Code Condition Register) : renseigne sur l'état d'une partie de l'unité centrale après chaque opération effectuée.

3.7. Format des nombres :

Format décimal : rien de particulier, 65 apparaît sous la forme 65.

Format binaire : le caractère % est placé devant le nombre, 0110 apparaît sous la forme %00000110.

Format hexadécimal : le caractère \$ est placé devant le nombre, FE apparaît sous la forme \$FE.

3.8. Extrait du jeu d'instruction

Instr.	Syntaxe	Descriptif
LDA	LDAA #N	charge le nombre N dans l'accumulateur A
	LDAA rr	recopie le nombre résidant dans le registre rr vers l'accumulateur A
	LDAB #N	charge le nombre N dans l'accumulateur B
	LDAB rr	recopie le nombre résidant dans le registre rr vers l'accumulateur B
STA	STAA rr	recopie le nombre résidant dans l'accumulateur A vers le registre rr
	STAB rr	recopie le nombre résidant dans l'accumulateur B vers le registre rr
ASL	ASLB	décalage à gauche de l'accumulateur B, le MSB est placé dans le bit C du registre d'état CCR
BSR	BSR abc	demande d'exécution du sous programme qui débute à l'étiquette abc
BCC	BCC abc	branchement à l'étiquette abc si le bit C du registre d'état CCR est à '0'
BCS	BCS abc	branchement à l'étiquette abc si le bit C du registre d'état CCR est à '1'
RTS	RTS	fin du sous programme, retour vers le programme principal

4. Extrait du logiciel du Panneau Saturne

 Get_Pres : sous-programme de conversion analogique/numérique de la pression atmosphérique.

Entrée : CCF : bit d'état de ADCTL indiquant la fin de la conversion

Sortie : ADR1, ADR2, ADR3, ADR4 : registres des résultats des conversions

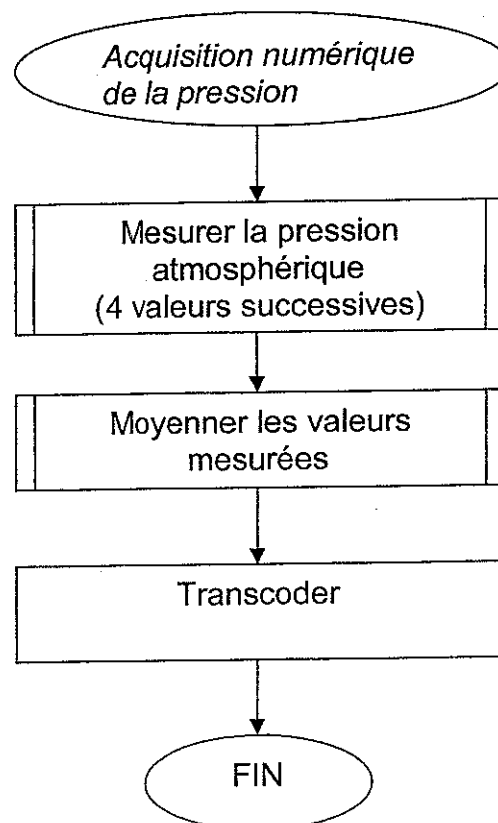
OPTION : mise en service de la pompe de charge

ADCTL : 4 conversions successive sur PE4

```
*****
200  Get_Pres  LDAA  #%10010000    ;activation de la pompe de charge
201           STAA  OPTION
202           BSR   TEMPO100    ;pause 100µs
203           LDAA  #%00000100  ;4 conversion sur l'entrée PE4
204           STAA  ADCTL
205  TestCCF  LDAB  ADCTL        ;attente fin de conversion
206           ASLB
207           BCC   TestCCF
208           RTS                ;retour au programme
```

5. Organigrammes

5.1. Organigramme de la l'acquisition numérique de la pression atmosphérique.



5.2. Organigramme de gestion d'un nouveau message

