

Epreuve EP1
électronique appliquée

Première partie : étude de FP7 gérer et contrôler

Etude des mémoires (plan 9)

- 1.

2. U20, U33 et U34 EPROM / mémoire morte
U19 RAM / mémoire vive

3. La **RAM / mémoire vive** est une mémoire qui peut stocker
(mode **d'écriture**) ou restituer (mode **de lecture**) une donnée
binaire; c'est une mémoire **volatile** car les données sont conservées tant
que le circuit est sous tension.

4. $\overline{\text{CE}}$ Entrée de validation de boîtier.

ACADEMIE DE LILLE

Année : 1999

Spécialité : ÉLECTRONIQUE

CORRIGÉ

Epreuve : EP 1 A Électronique appliquée

Folio

N° du sujet : 99-2301b

Temps max alloué :

Coefficient :

B.E.P.

1/12

EP1 électronique appliquée

5.

\overline{CE}	\overline{OE}	R/W	fonctionnement
1	X	X	Boîtier non sélectionné
0	1	0	Validation du boîtier. Ecriture des données en entrée.
0	0	1	Validation du boîtier. Validation des tampons de sortie Lecture des données en sortie

X définie l'état indifférent

6.

	type de mémoire	n (*)	m (*)	capacité	
				Kbits	Koctets
2764	EPROM	13	8	64	8
5564	RAM	13	8	64	8

* n : le nombre de fils d'adresse

* m : le nombre de fils de données

ACADEMIE DE LILLE

Année : 1999

Spécialité : ÉLECTRONIQUE

CORRIGÉ

Epreuve : EP 1 A Électronique appliquée

Folio

N° du sujet : 99-2301b

Temps max alloué :

Coefficient :

B.E.P.

2/12

EP1 électronique appliquée

Etude du décodage d'adresse (plan 8)

1. décodeur / démultiplexeur de 2 vers 4

2.

entrées			sorties			
validation	selection		Y0	Y1	Y2	Y3
Enable	B	A				
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

ACADEMIE DE LILLE

Année : 1999

Spécialité : ÉLECTRONIQUE

CORRIGÉ

Epreuve : EP 1 A Électronique appliquée

Folio

N° du sujet : 99-2301b

Temps max alloué :

Coefficient :

B.E.P.

3/12

Deuxième partie : FP3 approvisionner et couper le titre.

Etude de la validation cisaille (plan 13)

1.



Sortie à collecteur ouvert.

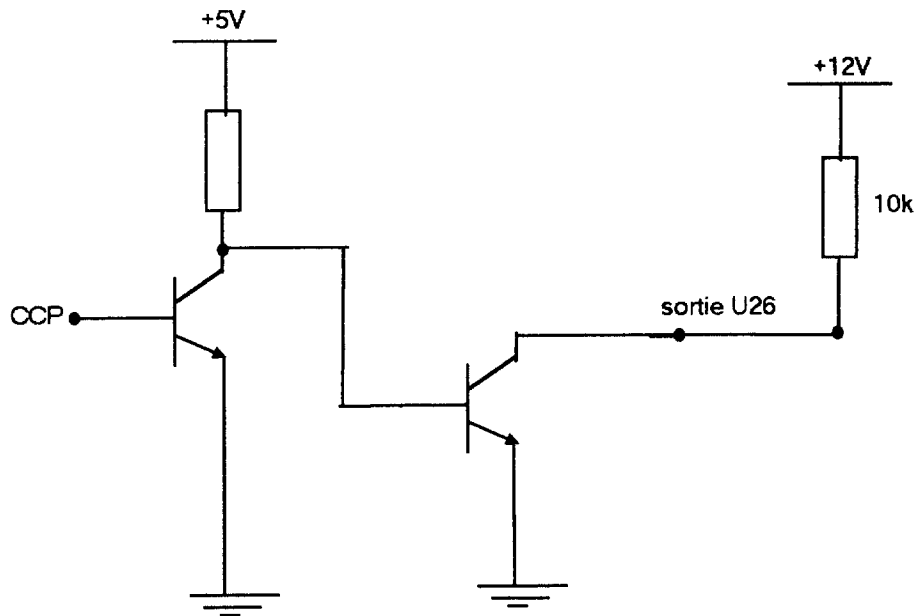


Driver./amplificateur.

2. Adaptation de tension

valeurs grandeurs	niveau logique	niveau de tension
entrée de U26 CCP	0	0V
	1	5V
sortie de U26	0	0V
	1	12V

3.



4. Fonction monostable

5.

- patte 4 entrée de déclenchement
- patte 3 entrée de validation
- patte 2 branchement de la résistance Rx extérieur
- patte 1 branchement de la capacité Cx extérieur

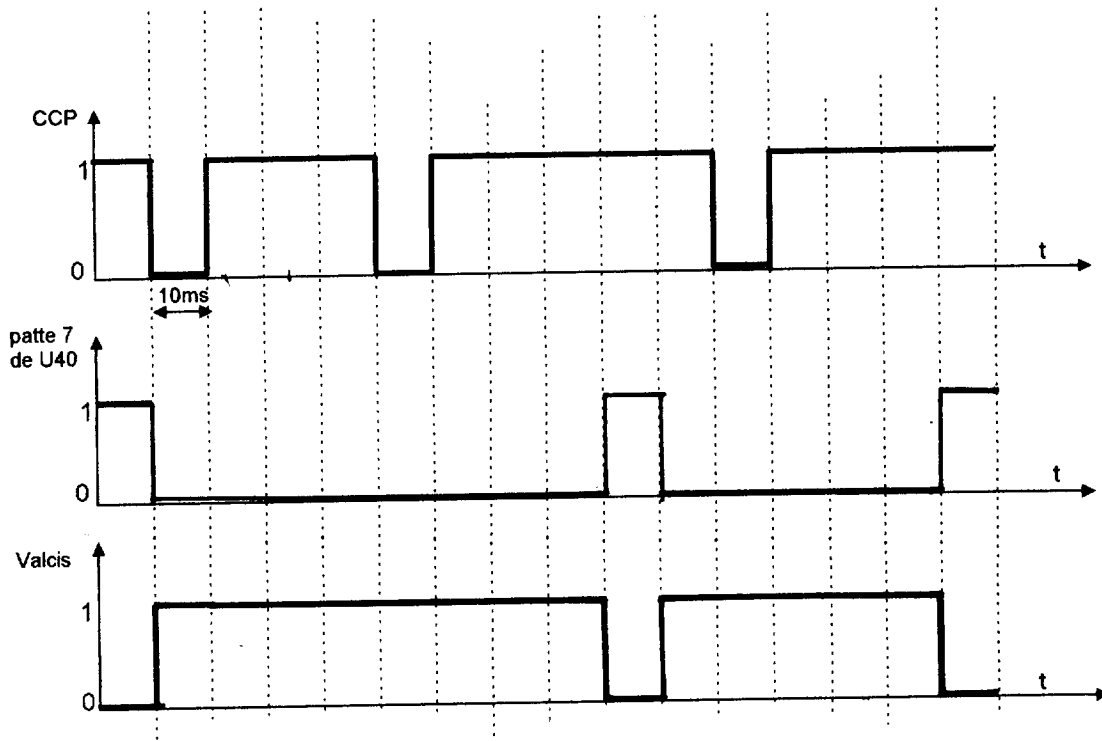
6. $R_x \cdot C_x = 40 \cdot 10^{-3}$

$$R_x = 40 \cdot 10^{-3} / C_x = 40 \cdot 10^{-3} / 0.22 \cdot 10^{-6} = 181.8 \text{ k}\Omega$$

EP1 électronique appliquée

7. Le circuit U40 est réarmable dans le montage car la sortie Q/ ou Q n'est bouclée pas sur l'entrée de déclenchement A/ ou B.

8. REIG = 1



ACADEMIE DE LILLE

Année : 1999

Spécialité : ÉLECTRONIQUE

CORRIGÉ

Epreuve : EP 1 A Électronique appliquée

Folio

N° du sujet : 99-2301b

Temps max alloué :

Coefficient :

B.E.P.

7/12

3 éme Partie

1. Table de vérité : Compléter les tables de vérité ci-dessous /1 pt

b	a	ET	NAND
0	0	0	1
1	1	0	1
0	0	0	1
1	1	1	0

2. Etude de la bascule D

21. Quelle est la différence entre une bascule D « latch » et une bascule D « Flip-flop » ? /1 pt

D Latch : fonctionne sur un niveau
 D Flip-Flop : " " " " front

22. Définir les termes : /3 pts

- CLEAR (CL)

mise à ϕ

- PRESET (PR)

mise à 1.

- CLOCK (CLK)

Horloge

23. Etude qualitative de la bascule D

Le circuit U44 est une bascule D active sur front montant . La table de vérité de cette bascule est :

PR	CL	CLK	D	Q
0	1	X	X	1
1	0	X	X	0
1	1	X	0	Mémoire
1	1	X	1	Mémoire
1	1	▲	0	0
1	1	▲	1	1

X = 0 ou 1

ACADEMIE DE LILLE

Année : 1999

Spécialité : ÉLECTRONIQUE

CORRIGÉ

Epreuve : EP 1 A Électronique appliquée

Folio

N° du sujet : 99-2301b

Temps max alloué :

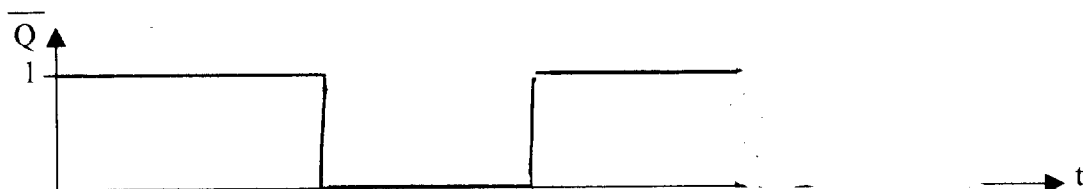
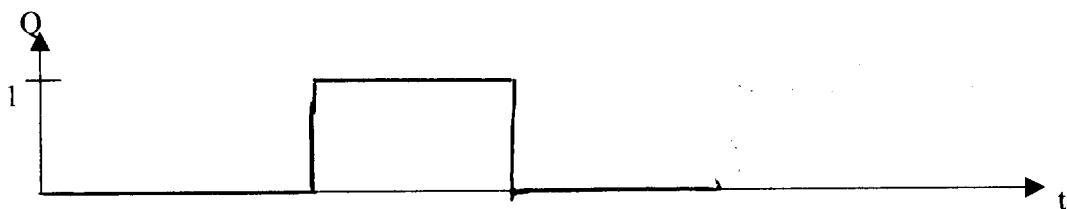
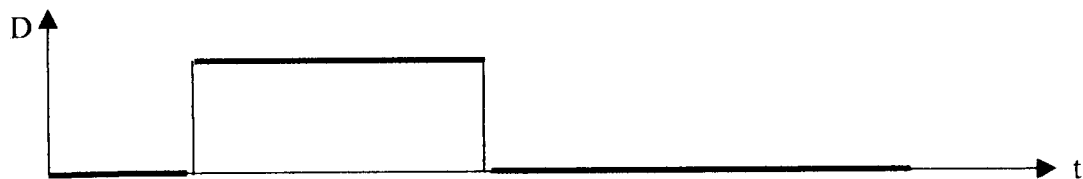
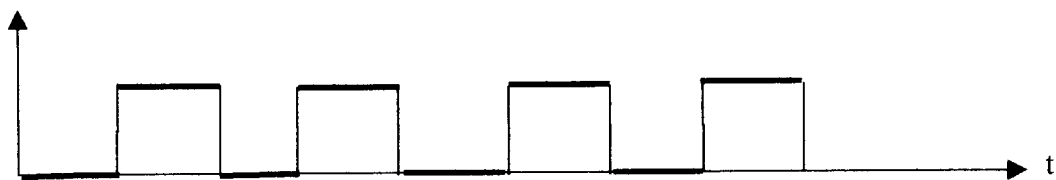
Coefficient :

B.E.P.

8/12

24. Compléter les chronogrammes suivants : /2 pts

CLK



ACADEMIE DE LILLE

Année : 1999

Spécialité : ÉLECTRONIQUE

CORRIGÉ

Epreuve : EP 1 A Électronique appliquée

Folio

N° du sujet : 99-2301b

Temps max alloué :

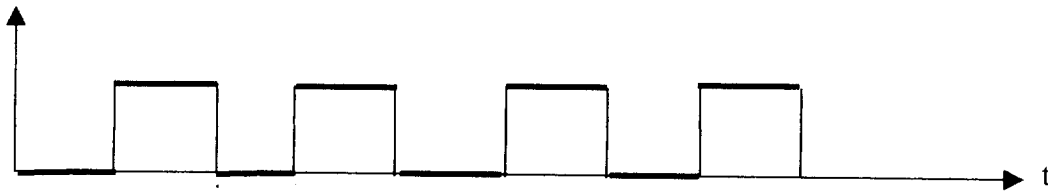
Coefficient :

B.E.P.

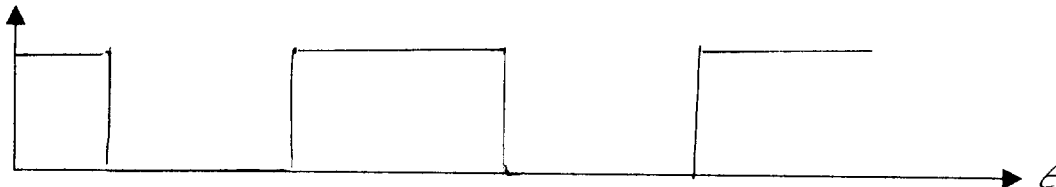
9/12

a) Compléter les chronogrammes de D et Q /4 pts

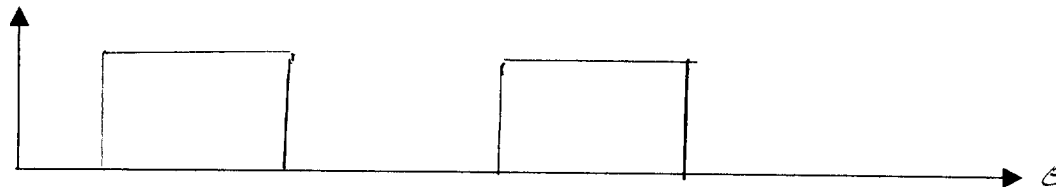
CLK



D



Q



a) Le signal CLK est un signal de fréquence $f_{CLK} = 10 \text{ kHz}$; /1 pt
Exprimer puis calculer la période du signal :

$$T_{CLK} = \frac{1}{F} = \frac{1}{10 \times 10^3} = 0,1 \text{ ms}$$

Que peut-on dire de la période de Q par rapport à celle de CLK ? /1 pt

x 2

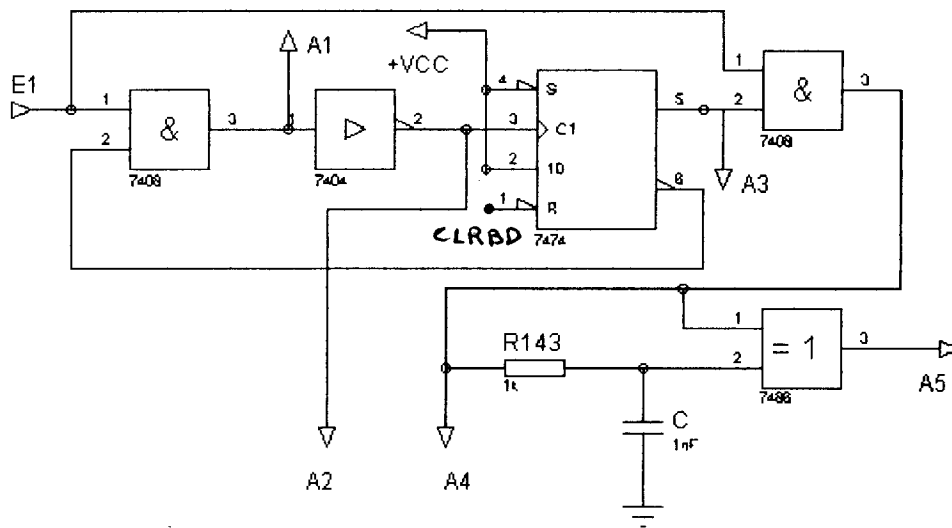
Que peut-on dire de la fréquence de Q par rapport à celle de CLK ? /1 pt

/2

Que représente cette structure ? /1 pt

un diviseur par 2

4 éme Partie : Etude de la structure proposée



ACADEMIE DE LILLE

Année : 1999

Spécialité : ÉLECTRONIQUE

CORRIGÉ

Epreuve : EP 1 A Électronique appliquée

Folio

N° du sujet : 99-2301b

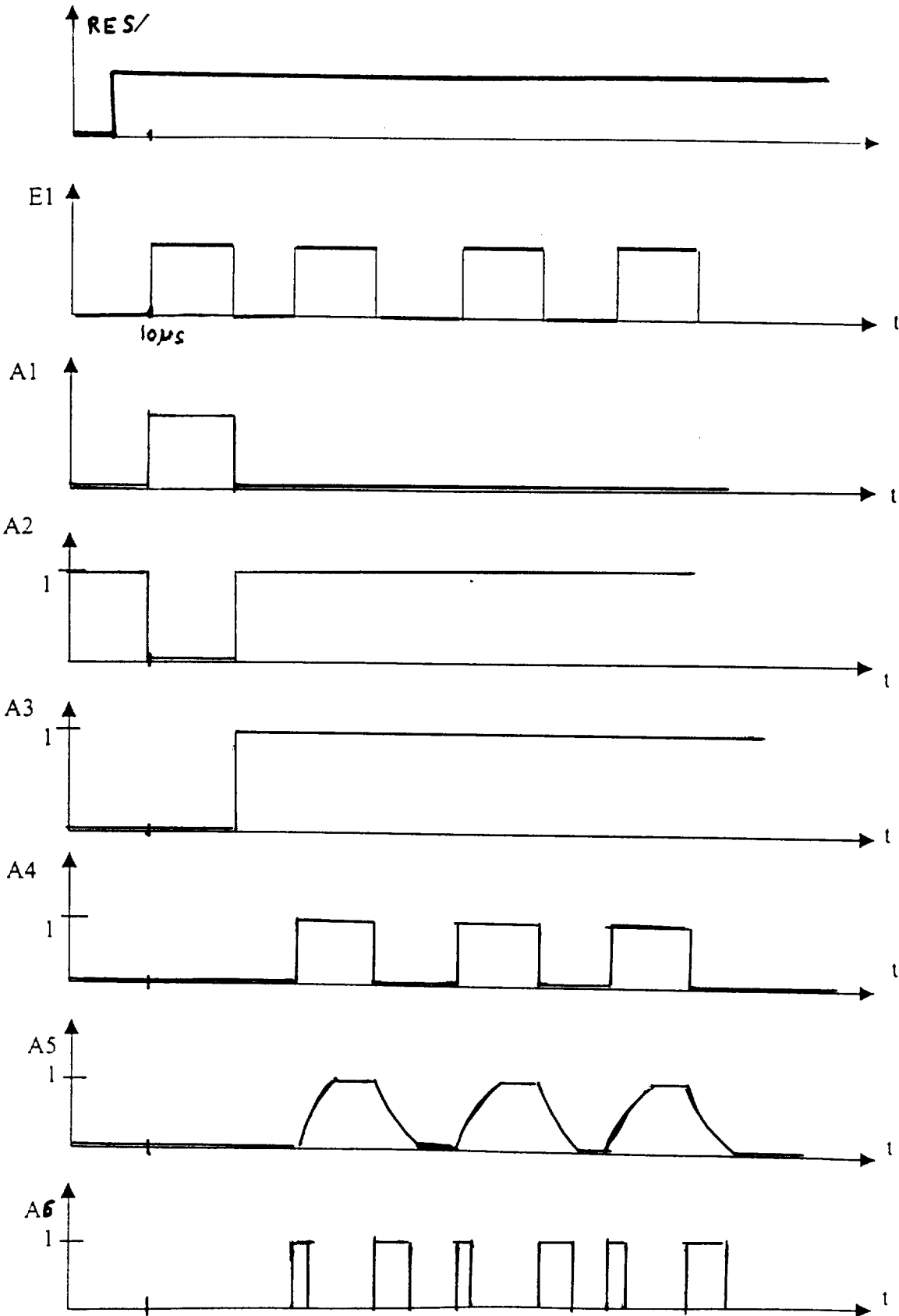
Temps max alloué :

Coefficient :

B.E.P.

11/12

Compléter les chronogrammes suivants /5 pts



ACADEMIE DE LILLE

Année : 1999

Spécialité : ÉLECTRONIQUE

CORRIGÉ

Epreuve : EP 1 A Électronique appliquée

N° du sujet : 99-2301b

Temps max alloué :

Coefficient :

B.E.P.

Folio

12/12