

B.E.P. : ELECTRONIQUE

Éventuellement option :

Épreuve / Sous-épreuve :

Centre d'écrit :

Nom et Prénoms :

(en majuscules, suivis il y a lieu, du nom d'épouse)

Date et lieu de naissance :

Griffe du correcteur

B.E.P. : ELECTRONIQUE

Éventuellement option :

Composition de :

n° 99-2301b - folio 1/20

B.E.P. ELECTRONIQUE
- Session 1999 -

ÉPREUVE EP 1 A
ELECTRONIQUE APPLIQUÉE

DISTRIBUTEUR AUTOMATIQUE
DE TITRE DE TRANSPORT

DURÉE DE L'ÉPREUVE	4 heures
TOTAL :	Sur 80 points
NOTE À REPORTER :	Sur 20*

* arrondi au point supérieur

Réservé à l'anonymat

DANS CE CADRE

NE RIEN ÉCRIRE

Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 2/20

Première partie : étude de FP7 gérer et contrôler

Etude des mémoires (plan 9)

1. Repérer par un coloriage discret, sur le plan 9, les composants mémoires 2764 et 5564. /1pt

2. De quel type de mémoires sont les boîtiers suivants : /2 pts

U20, U33 et U34
rép.

U19
rép.

3. Compléter la définition suivante : /4 pts

La est une mémoire qui peut stocker
(mode) ou restituer (mode) une
donnée binaire; c'est une mémoire car les données
sont conservées tant que le circuit est sous tension.

X définit l'état indifférent

6. Pour chaque mémoire compléter le tableau suivant : /4 pts
rép.

	type de mémoire	n (*)	m (*)	capacité Koctets
2764				
5564				

* n : le nombre de fils d'adresse
* m : le nombre de fils de données

Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 3/20

4. Quel est le rôle de l'entrée \overline{CE} . /1 pt
rép.

5. Compléter la table de fonctionnement de U19. /3 pts
rép.

\overline{CE}	\overline{OE}	R/W	Fonctionnement
1	X		Boîtier non sélectionné
0	1		Validation du boîtier. Ecriture des données en entrée.
0	0		Validation du boîtier. Validation des tampons de sortie Lecture des données en sortie

Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 4/20

Etude du décodage d'adresse (plan 8)

1. Désigner la fonction réalisée par le composant U8. /2 pts rép.

2. Compléter la table de fonctionnement de U8 (plan 8). /4 pts

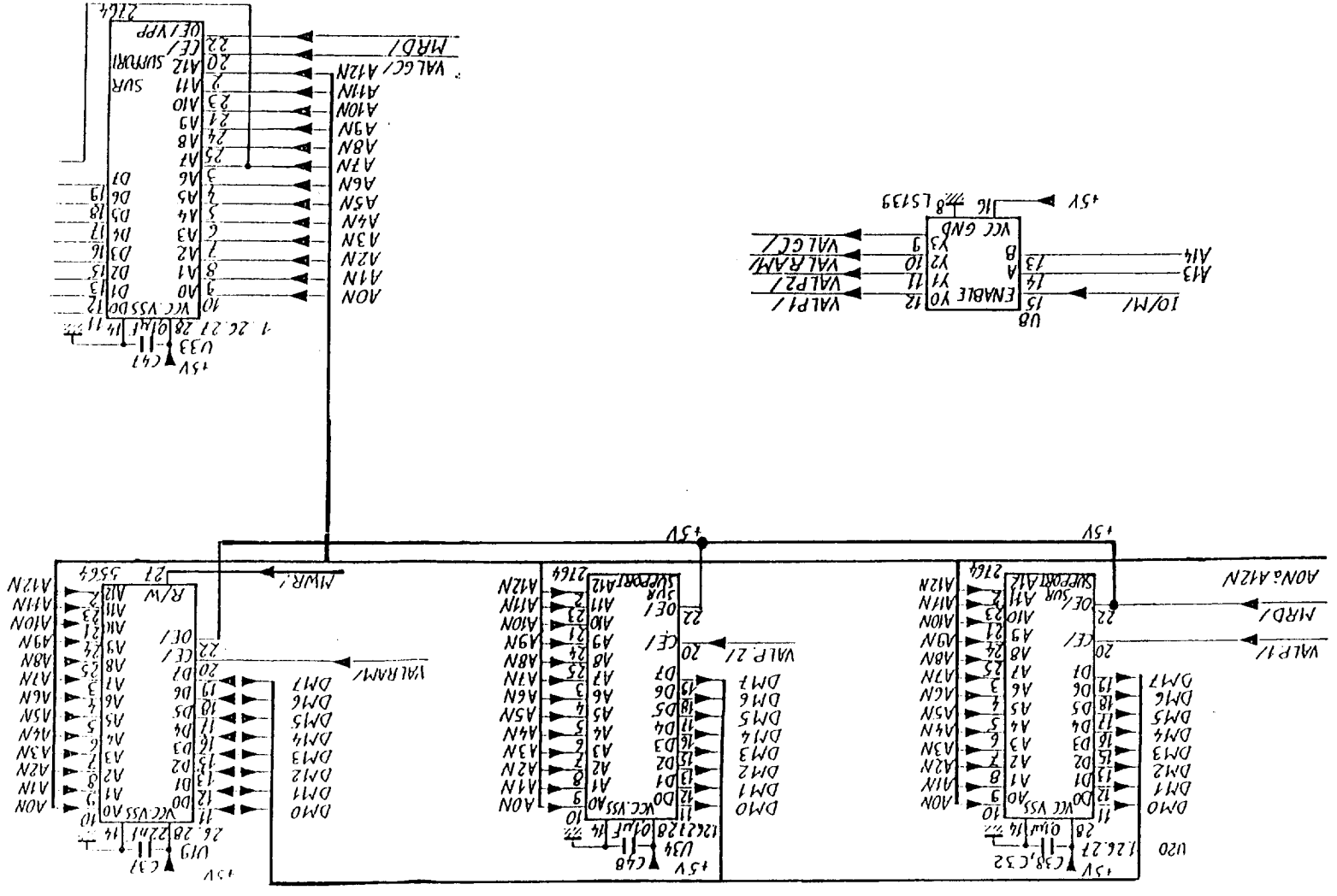
Validation	entrées		Sorties			
	B	A	Y0	Y1	Y2	Y3
1	X	X				
0	0	0				
0	0	1				
0	1	0				
0	1	1				

Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 5/20

3. Câbler le schéma ci-dessous en vous aidant des plans 8 et 9.



Ne rien écrire

dans la partie barrée

Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 6/20

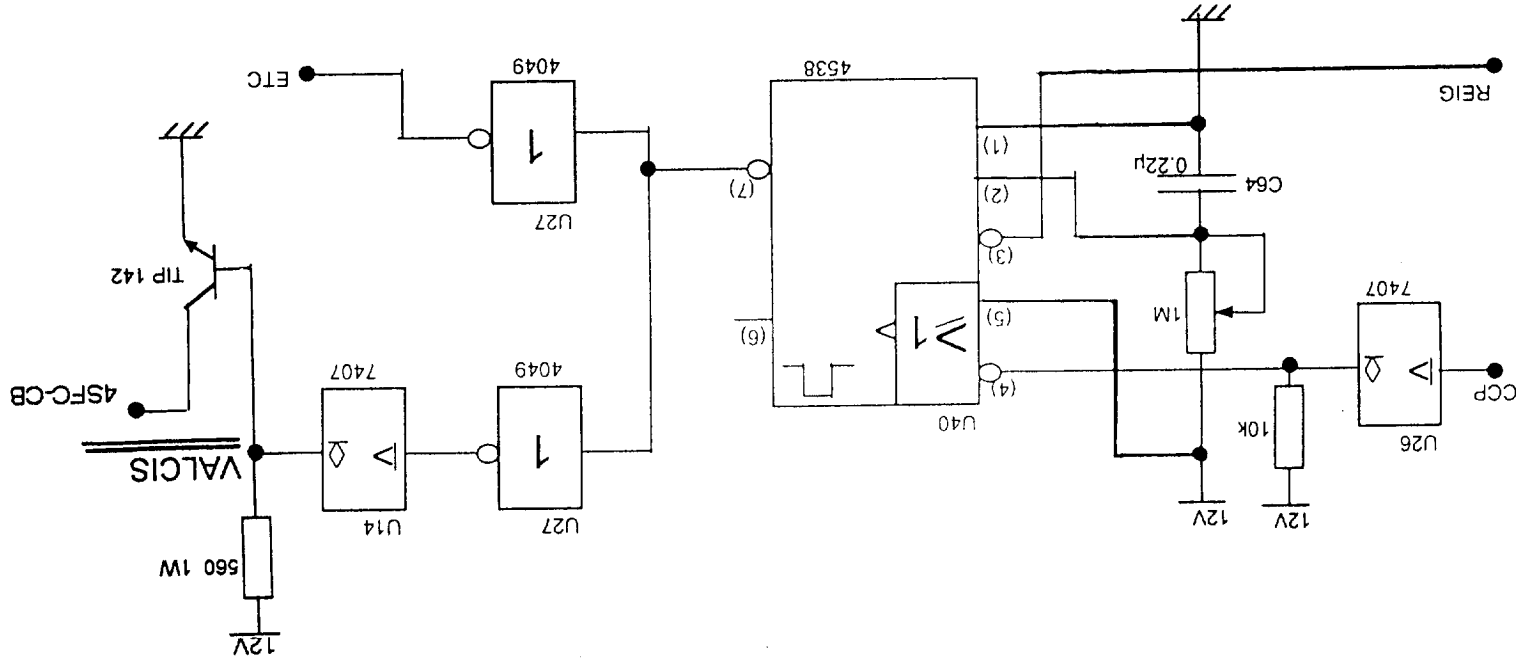
n° 99-2301b - folio 7/20

Deuxième partie : FP3 approvisionnement et couper le titre.

Etude de la validation cisaille

Nom du boîtier	ligne valide	sortie valide du DX	entrées de sélection du DX	adressage															
				A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
U19			A =																
			B =																
U20			A =																
			B =																
U33			A =																
			B =																
U34			A =																
			B =																

4. Compléter le tableau d'adressage / 8 pts



Ne rien écrire

dans la partie barrée

Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 8/20

n° 99-2301b - folio 9/20

1. Que signifie les symboles suivants : /2 pts

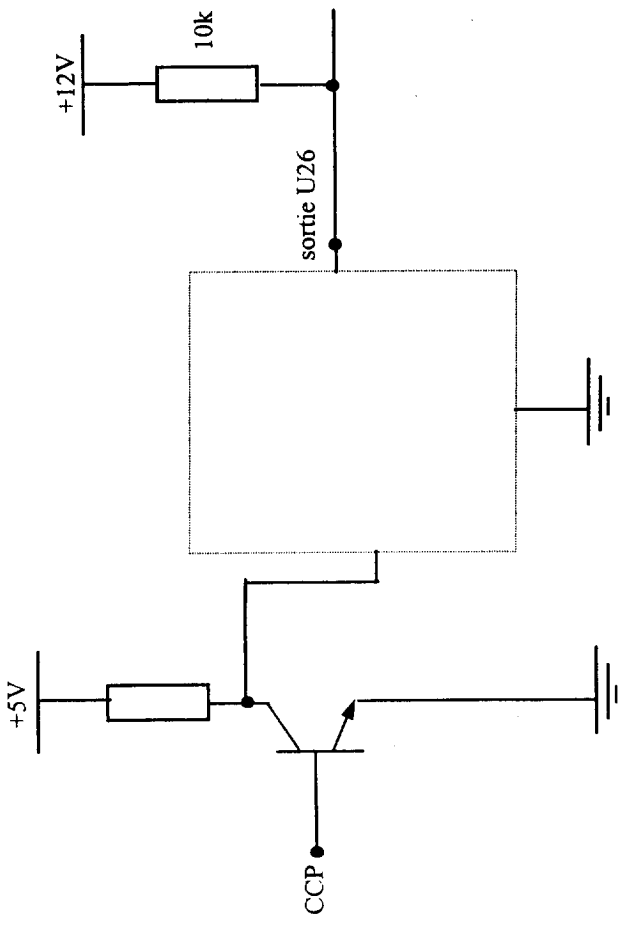


2. Quelle fonction est réalisée par U26 /2 pts
rép.

Compléter alors le tableau suivant :
rép.

valeurs	niveau logique	niveau de tension
grandeurs	0	
	1	
entrée de U26 CCP	0	
	1	
sortie de U26	0	
	1	

3. Compléter le schéma simplifié de la structure interne de U26. /2 pts



4. Définir la fonction réalisée par U40. /2 pts
rép.

5. Définir le rôle des entrées suivant de U40. /4 pts

• patte 4
rép.

• patte 3
rép.

• patte 2
rép.

• patte 1
rép.

Ne rien écrire

dans la partie barrée

Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 10/20

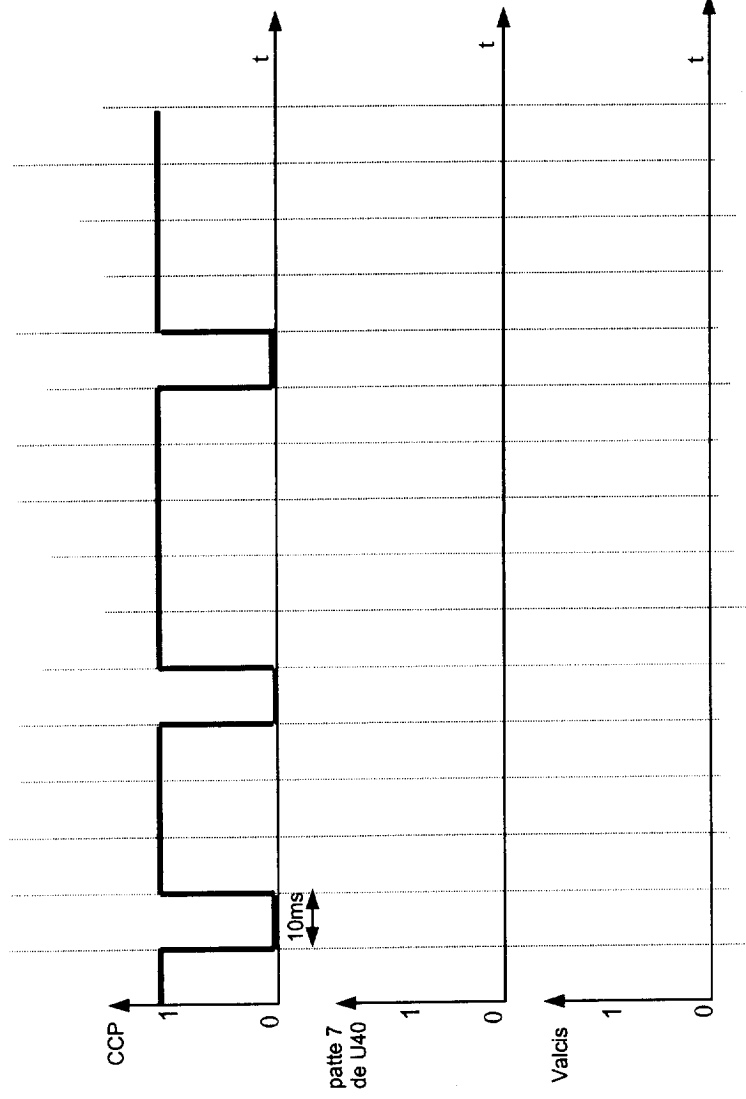
n° 99-2301b - folio 11/20

Troisième partie :

6. Calculer la valeur numérique de réglage du potentiomètre de $1M\Omega$ pour avoir une impulsion de niveau logique 1 pour une durée de 40ms. /3 pts
rép.

7. Le circuit U40 est-il réarmable dans le montage, justifier votre réponse. /2 pts
rép.

8. Compléter les chronogrammes de validation de la coupe, sachant que REIG = 1 /4 pts



1. Table de vérité : Compléter les tables de vérité ci-dessous /1 pt

b	a	ET	NAND
0	0		
1	1		
0	0		
1	1		

2. Etude de la bascule D

21. Quelle est la différence entre une bascule D « latch » et une bascule D « Flip-flop » ? /1 pt

22. Définir les termes : /3 pts

- CLEAR (CL)
- PRESET (PR)
- CLOCK (CLK)

23. Etude qualitative de la bascule D

Le circuit U44 est une bascule D active sur front montant. La table de vérité de cette bascule est :

PR	CL	CLK	D	Q
0	1	X	X	1
1	0	X	X	0
1	1	X	0	Mémoire
1	1	X	1	Mémoire
1	1	▲	0	0
1	1	▲	1	1

X = 0 ou 1

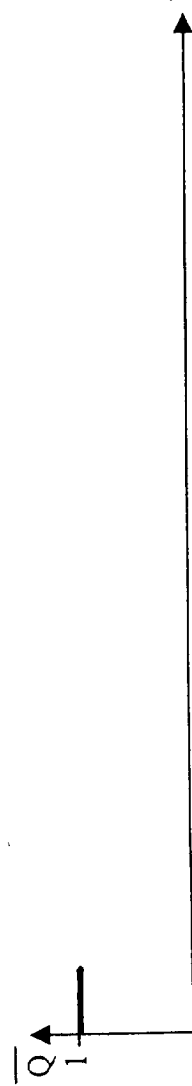
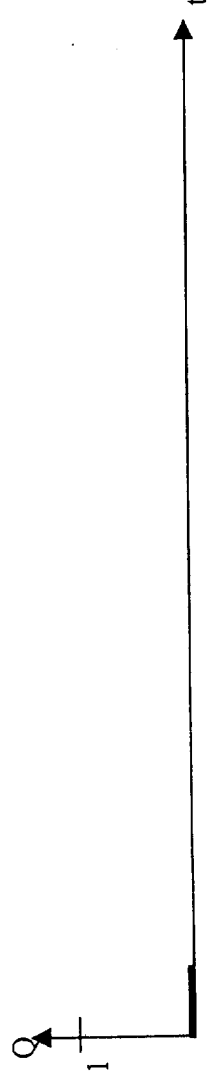
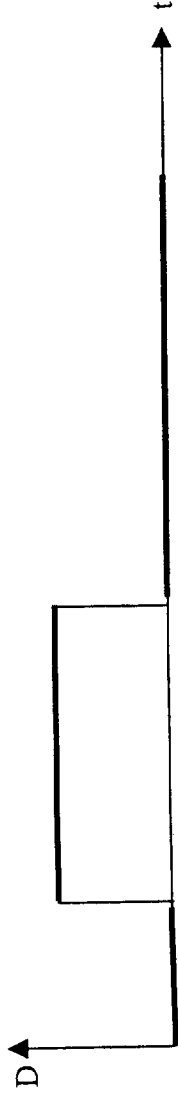
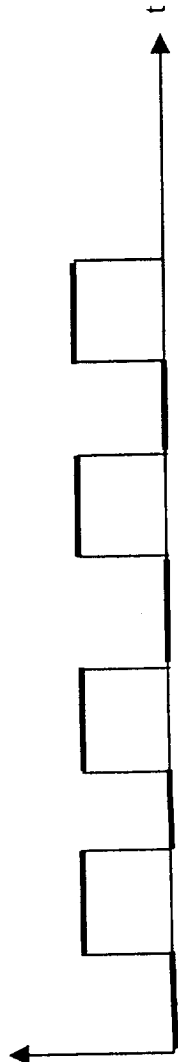
Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 12/20

24. Compléter les chronogrammes suivants : /2 pts

CLK

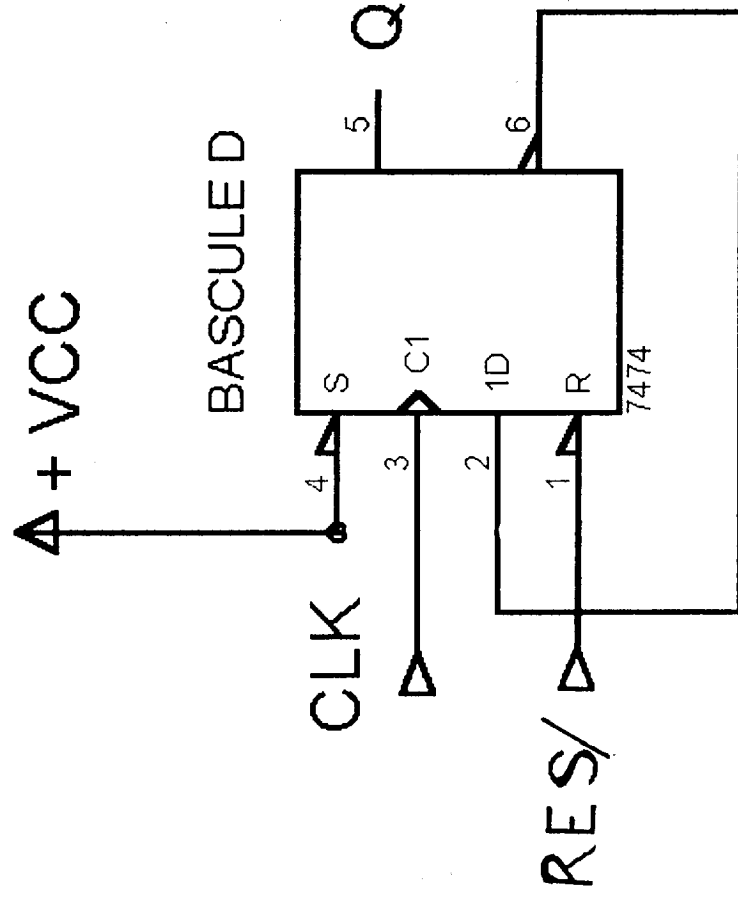


Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 13/20

25. Dans la structure proposée le constructeur utilise une bascule D câblée de la manière suivante :

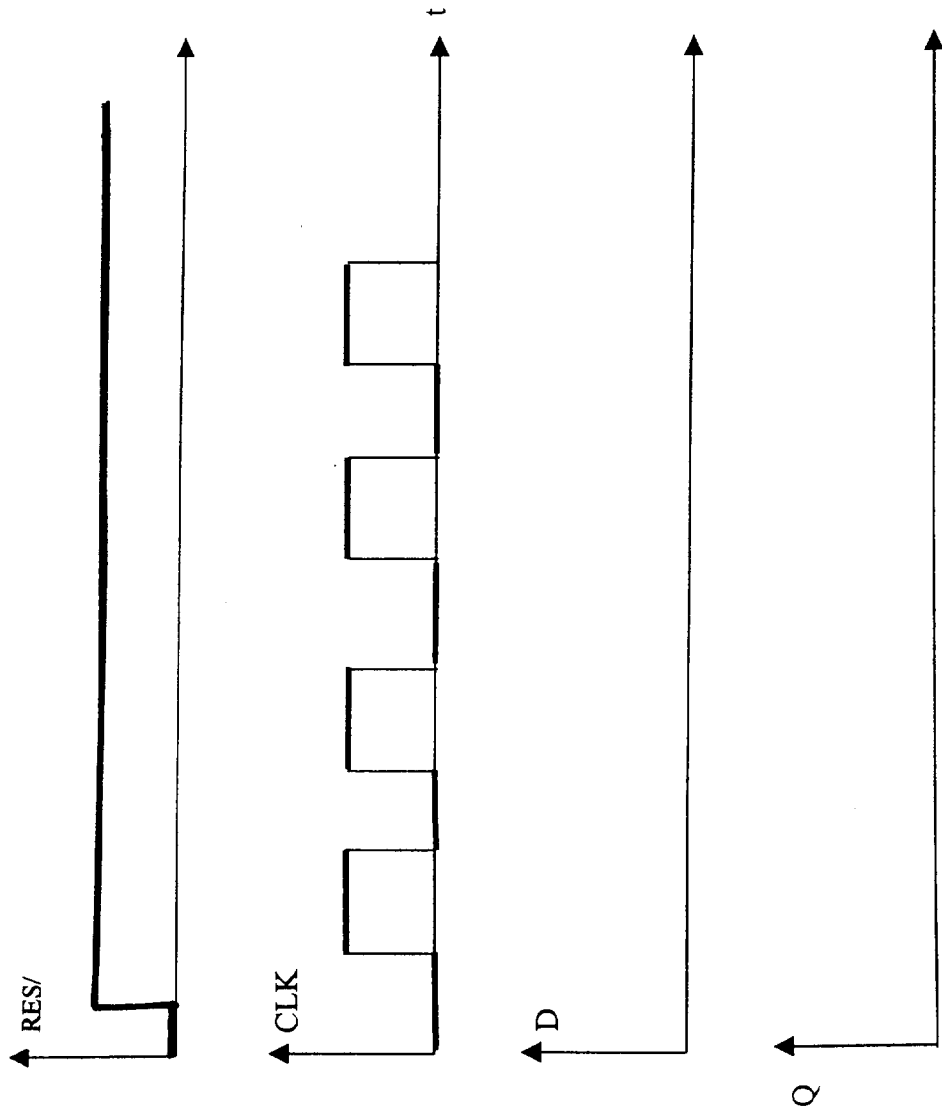


Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 14/20

a) Compléter les chronogrammes de D et Q /4 pts



b) Le signal CLK est un signal de fréquence $f_{CLK} = 10 \text{ k Hz}$; /1 pt
Exprimer puis calculer la période du signal :

$T_{CLK} =$

Que peut-on dire de la période de Q par rapport à celle de CLK ? /1 pt

Que peut-on dire de la fréquence de Q par rapport à celle de CLK ? /1 pt

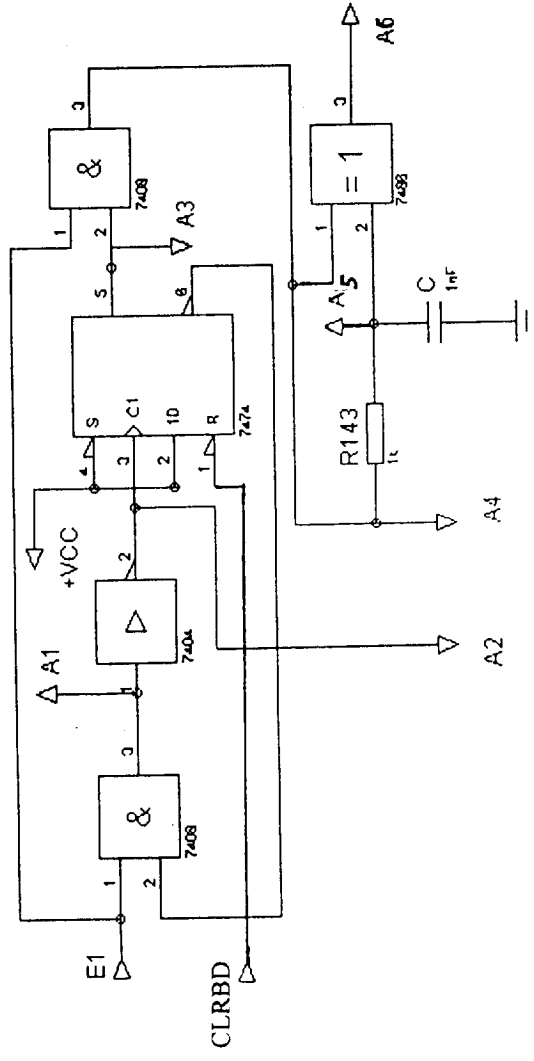
Que représente cette structure ? /1 pt

Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 15/20

Quatrième partie : Etude de la structure proposée

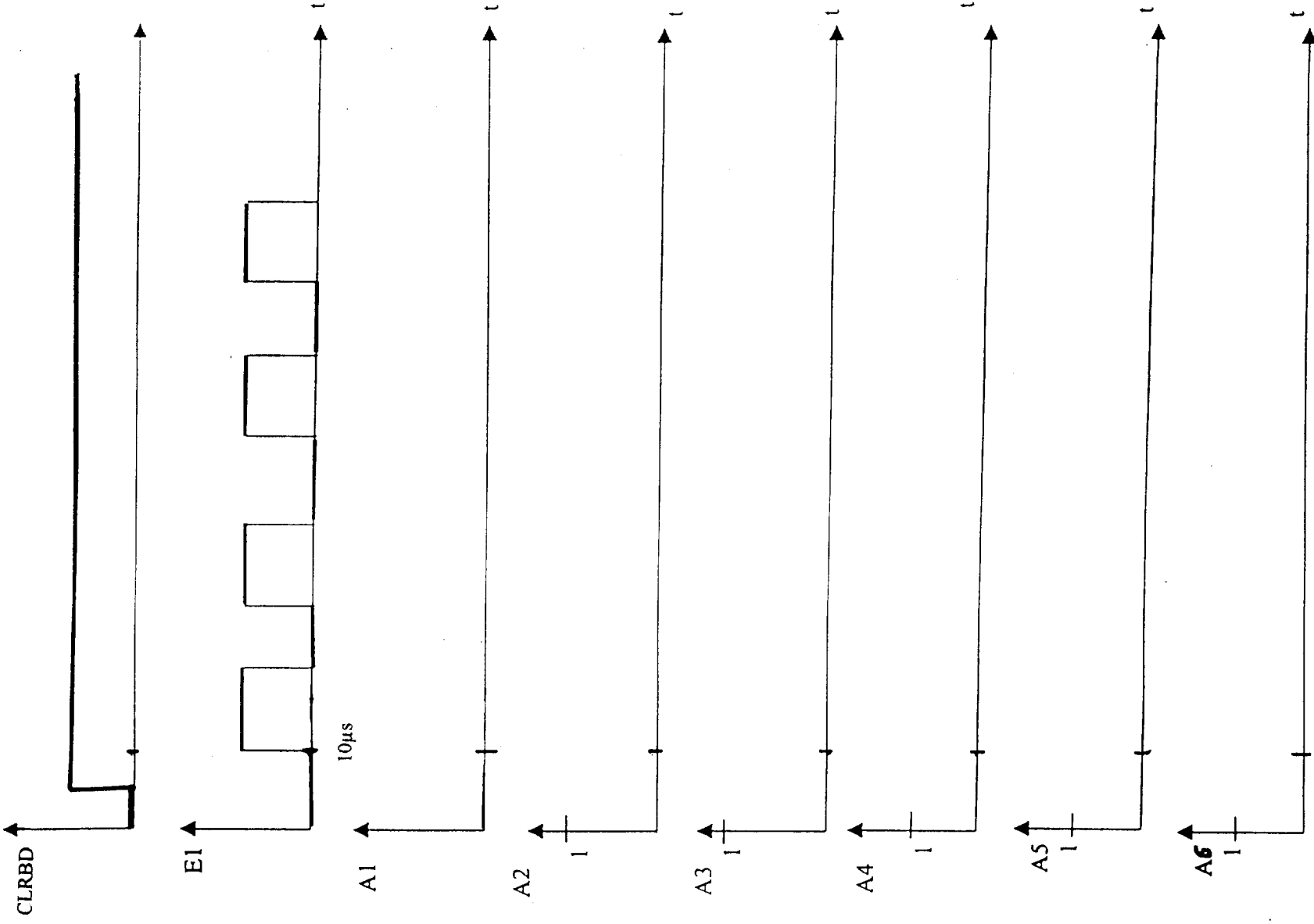


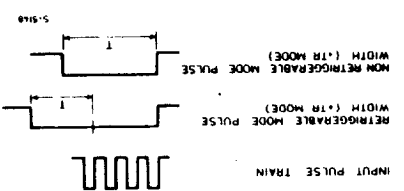
Ne rien écrire

dans la partie barrée

n° 99-2301b - folio 16/20

Compléter les chronogrammes suivants /5 pts

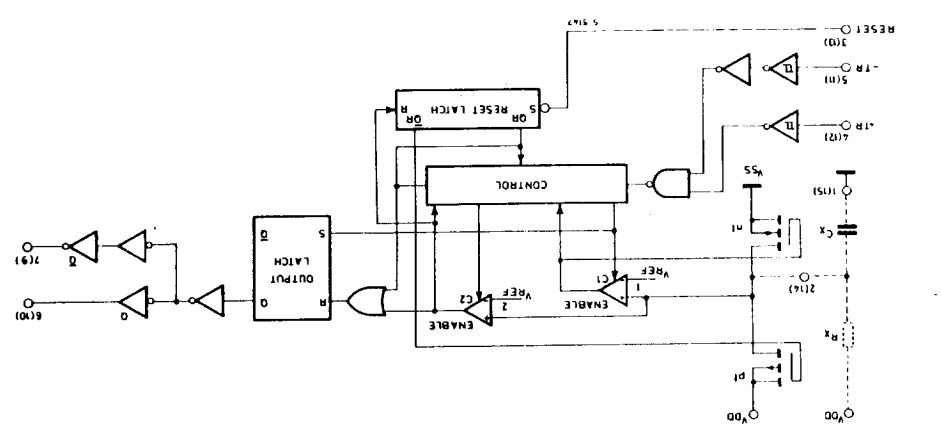




NOTES: 1) A Retriggerable one-shot multivibrator has an output pulse width which is extended one full time period (T) after application of the last trigger pulse.
 2) A Non-retriggerable one-shot multivibrator has a time period (T) referenced from the application of the first trigger pulse.

FUNCTION	TO V _{DD}		TO V _{SS}		OTHER CONNECTIONS
	Mono(1)	Mono(2)	Mono(1)	Mono(2)	
Leading - Edge Trigger/Retriggerable	3, 5	11, 13	4	12	
Leading - Edge Trigger/Non-retriggerable	3	13	4	12	11-9
Trailing - Edge Trigger/Retriggerable	3	13	4	12	
Trailing - Edge Trigger/Non-retriggerable	3	13	4	12	12-10

TABLE 1 - Functional terminal connections



ORDERING NUMBERS:

HCC 4538 BD for dual in-line ceramic package, frit seal

HCC 4538 BF for dual in-line ceramic package, frit seal

HCC 4538 BK for ceramic flat package

HCF 4538 BE for dual in-line plastic package

HCF 4538 BF for dual in-line plastic package, frit seal

ABSOLUTE MAXIMUM RATINGS

Symbol	Value
V _{DD}	-0.5 to 20 V
V _I	-0.5 to 18 V
V _{OH}	-0.5 to V _{DD} + 0.5 V
I _I	± 10 mA
I _O	200 mA
P _{tot}	100 mW
T _{op}	-55 to 125 °C
T _{stg}	-65 to 150 °C

The HCC 4538 (extended temperature range) and HCF 4538B (intermediate temperature range) are monolithic integrated circuit, available in 16-lead dual in-line plastic or ceramic and ceramic flat package. The HCC/HCF 4538B dual precision monostable multivibrator provides stable retriggerable/resetable one-shot operation for any fixed-voltage timing application. An external resistor (R_X) and an external capacitor (C_X) control the timing and accuracy for the circuit. Adjustment of R_X and C_X provides a wide range of output pulse widths from the Q and Q-bar terminals. The time delay from trigger input to output pulse width is from the Q and Q-bar terminals. The time delay from reset input to output transition (reset propagation delay) are independent of R_X and C_X. Precision control of output pulse widths is achieved through linear CMOS techniques. Leading-edge-triggering (+ TR) and trailing-edge-triggering (- TR) inputs are provided for triggering from either edge of an input pulse. An unused + TR input should be tied to V_{SS}. An unused - TR input should be tied to V_{DD}. A RESET (on low level) is provided for immediate termination of the output pulse or to prevent output pulses when power is turned on. An unused RESET input should be tied to V_{DD}. However, if an entire section of the HCC/HCF 4538B is not used, its inputs must be tied to either V_{DD} or V_{SS} (See table 1). In normal operation the circuit triggers (extends the output pulse one period) on the application of each new trigger pulse. For operation in the non-retriggerable mode, Q is connected to -TR when leading-edge triggering (+ TR) is used or Q is connected to +TR when trailing-edge triggering (- TR) is used. The time period (T) for this multivibrator can be calculated by: T = R_XC_X. The min. value of external resistance, R_X, is 4kΩ. The max. and min. values of external capacitance, C_X, are 100 μF and 5 nF, respectively.

RETRIGGERABLE/RESETABLE CAPABILITY

TRIGGER AND RESET PROPAGATION DELAYS INDEPENDENT OF R_X, C_X

TRIGGERING FROM LEADING OR TRAILING EDGE

Q AND Q-BAR BUFFERED OUTPUTS AVAILABLE

SEPARATE RESETS

WIDE RANGE OF OUTPUT-PULSE WIDTHS

QUIESCENT CURRENT SPECIFIED TO 20V FOR HCC DEVICE

5V, 10V, AND 15V PARAMETRIC RATINGS

SCHMITT TRIGGER INPUT ALLOWS UNLIMITER RISE AND FALL TIMES ON +TR AND -TR INPUTS

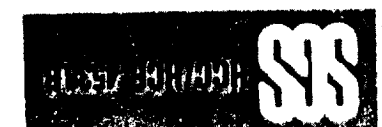
INPUT CURRENT OF 100 nA AT 18V AND 25°C FOR HCC DEVICE

100% TESTED FOR QUIESCENT CURRENT

MEETS ALL REQUIREMENTS OF JEDEC TENTATIVE STANDARD No. 13A, "STANDARD SPECIFICATIONS FOR DESCRIPTION OF 'B' SERIES CMOS DEVICES"

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

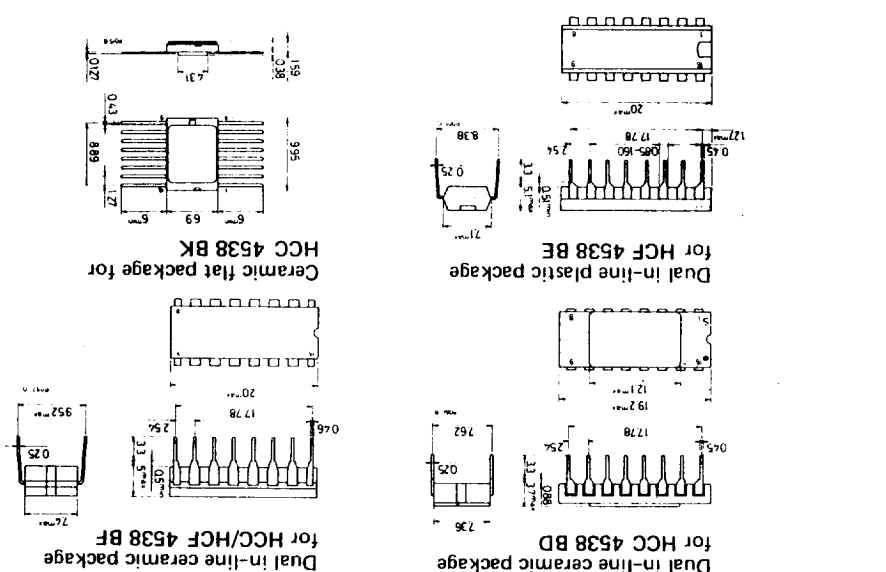
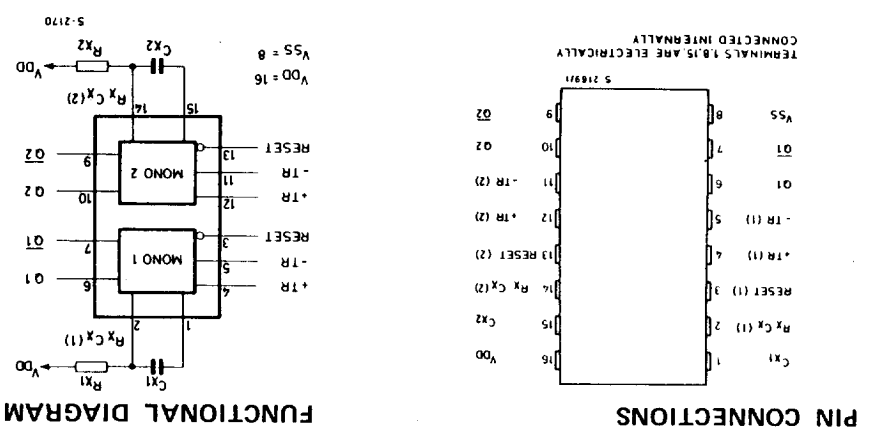
* All voltage are with respect to V_{SS} (GND).



COS/MOS INTEGRATED CIRCUIT

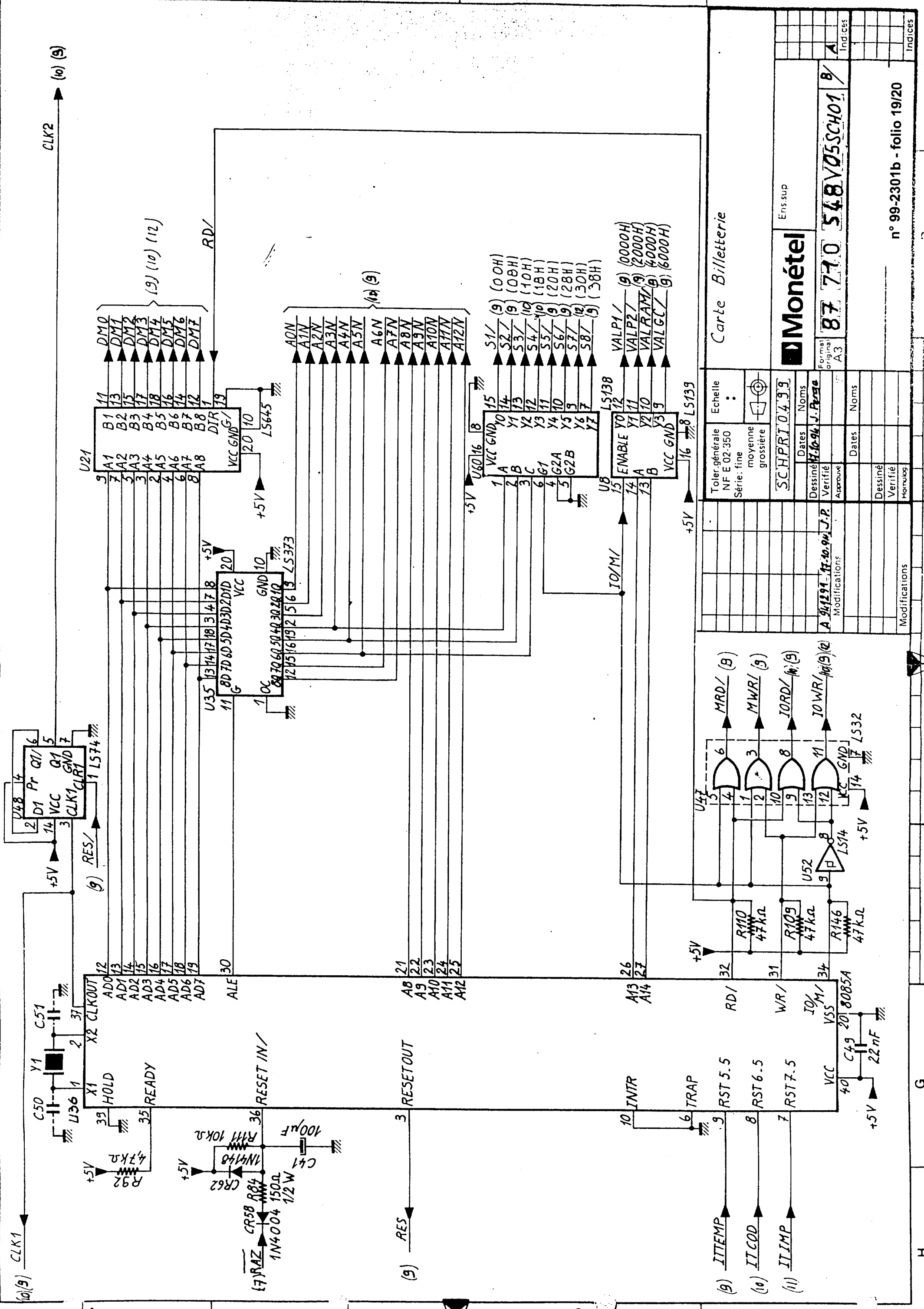
Symbol	Value
V _{DD}	3 to 18 V
V _I	3 to 15 V
V _{OH}	0 to V _{DD}
T _{op}	-55 to 125 °C
T _{stg}	-40 to 85 °C

RECOMMENDED OPERATING CONDITIONS



MECHANICAL DATA (dimensions in mm)





Carte Billetterie

Monétel Ens sup

Formal original A3

87 710 548V05SCH01 B/A

Indices

n° 99-2301b - folio 19/20

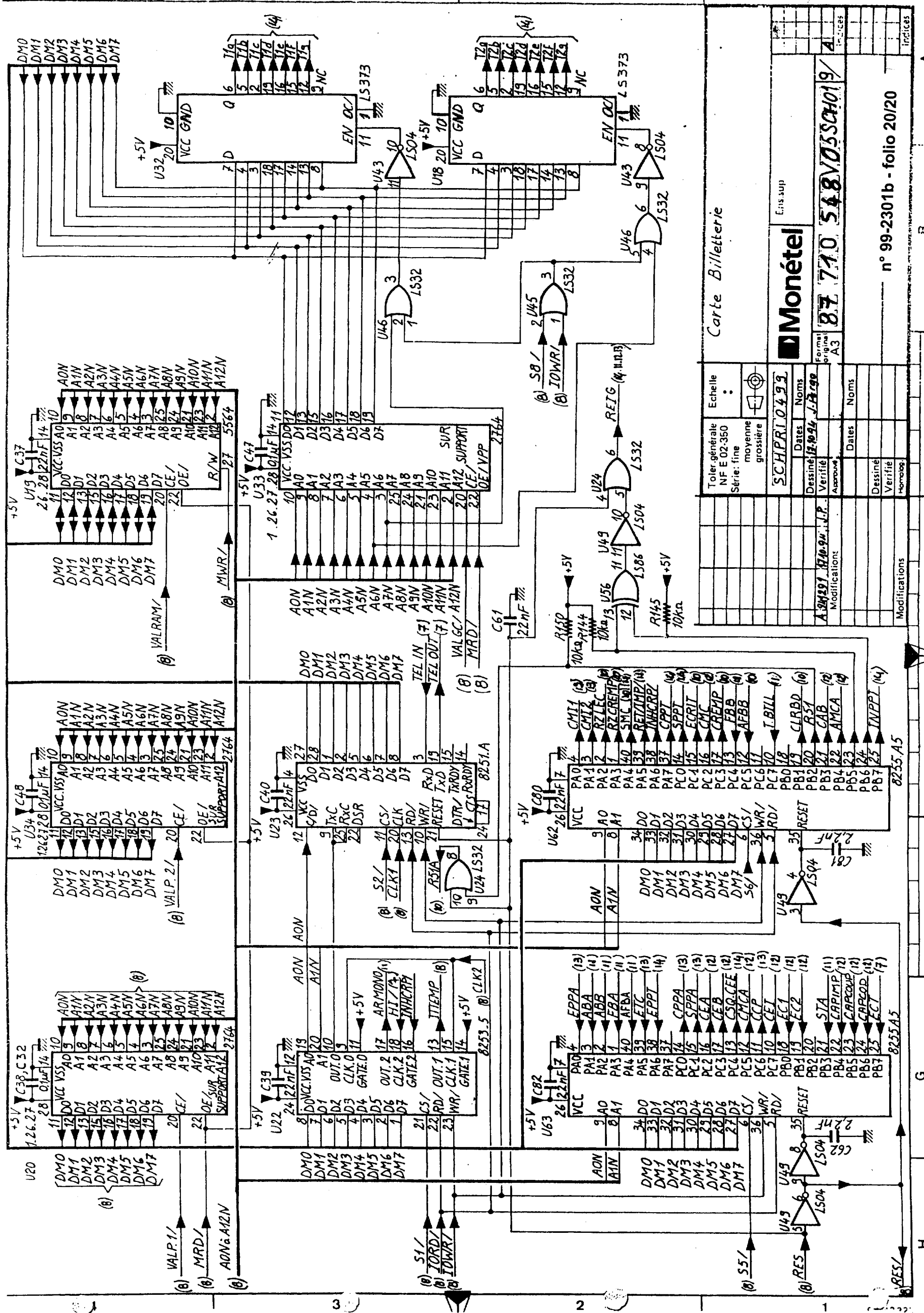
Toler générale	NF E 02-350	Echelle	
Série: fine			
moyenne			
grossière			
Dates	Noms	Dates	Noms
SCHPRI 0493			
Dessiné	A 9/1294 11-10-94 J.P.	Verifié	
Approuvé		Approuvé	
Modifications			
Dessiné		Verifié	
Homolog.		Homolog.	
Modifications			

NE RIEN ÉCRIRE

DANS LA PARTIE BARRÉE

NE RIEN ÉCRIRE

DANS LA PARTIE BARRÉE



Carte Billetterie

Echelle		Ents sup	
Toler générale NF E 02-350		Formet original	
Série: fine		A3	
SCHPRI 0491		548V055SCH019	
Dessiné: J.P. J.P.		A	
Verifié: J.P.		A	
Approb: J.P.		A	
Dates		Dates	
Noms		Noms	
Modifications		Modifications	
Dessiné		Dessiné	
Verifié		Verifié	
Homolog		Homolog	

Monétel

n° 99-2301b - folio 20/20