

# EPREUVE EP3

## ANALYSE DES STRUCTURES ELECTRONIQUES APPARTENANT A UN OBJET TECHNIQUE

### Document autorisé :

« INCUBATEUR FERME »  
*SUPPORT TECHNIQUE*

### Notes aux candidats :

- Toutes les réponses seront faites sur le sujet qui sera rendu en totalité.
- Le tout sera agrafé à la copie d'examen dûment renseignée et anonymée.
- Cette épreuve est basée sur l'analyse structurelle de l'incubateur.
- Les questions sont indépendantes et peuvent être traitées dans n'importe quel ordre.

### Barème :

<i>Question I</i>	... sur 4 pts
<i>Question II</i>	... sur 5 pts
<i>Question III</i>	... sur 4 pts
<i>Question IV</i>	... sur 6 pts
<i>Question V</i>	... sur 7 pts
<i>Question VI</i>	... sur 4 pts
<i>Question VII</i>	... sur 6 pts
<i>Question VIII</i>	... sur 4 pts

---

Total .... sur 40 pts

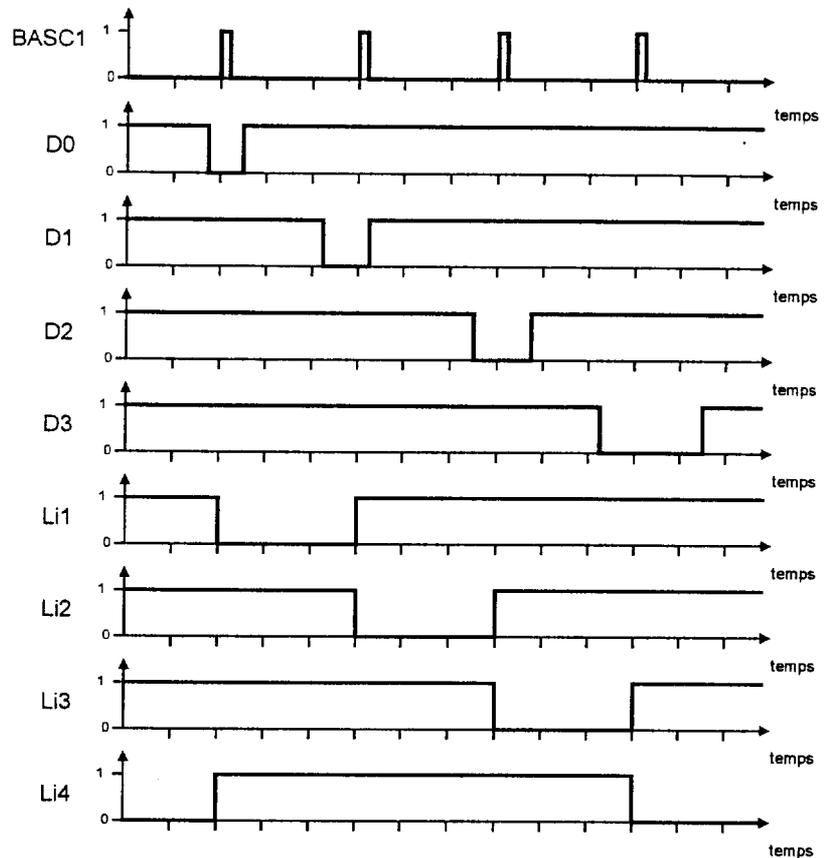
Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique		Secteur A : industriel	
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 1 sur 12

## I) Etude de FP8

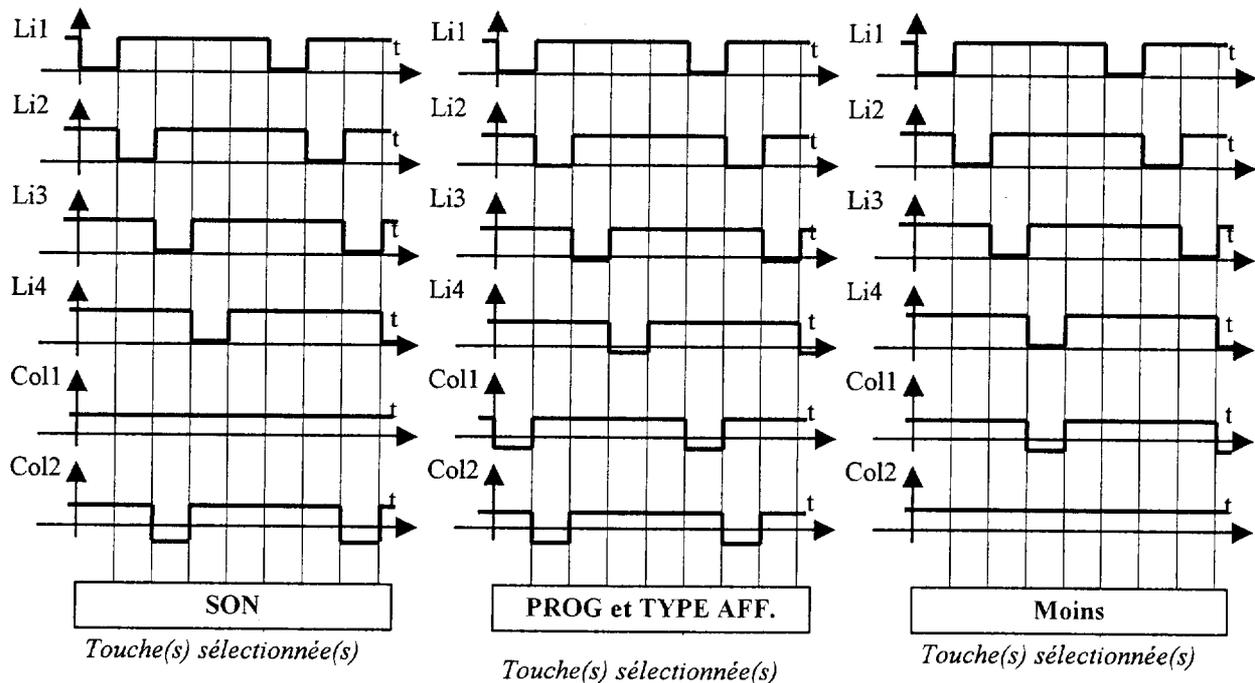
- Compléter les quatre chronogrammes ( Li1 à Li4 ).  
On s'aidera pour cela de la documentation du 74HC574 (annexe 1)

à l'instant  $t=0$  on a :

$Li1 = 1$   
 $Li2 = 1$   
 $Li3 = 1$   
 $Li4 = 0$



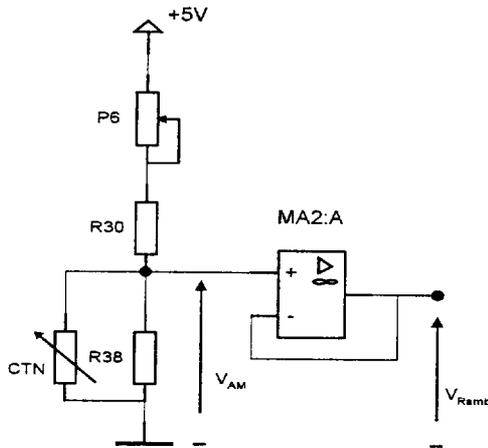
- En fonction des chronogrammes Li1 à Li4 et Col1, Col2, déterminer la ou les touches du clavier enfoncées dans chacun des trois cas suivant :



Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique			Secteur A : industriel
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 2 sur 12

## II)\_Etude structurelle de FS41

Cette fonction capte la température  $T^{\circ}\text{amb}$  à l'intérieur de l'habitacle et la convertit en une ddp proportionnelle  $V_{\text{Ramb}}$ .



Notes :

- On considère que  $P6$  est réglé à  $935 \Omega$
- $R_{CTN}$  représente la résistance de la CTN

- Quelle est la valeur de la résistance de la CTN pour une température de  $37^{\circ}\text{C}$  ?

$$R_{CTN} = 3010 \Omega$$

- Donner l'expression littérale de  $R_{eq}$ , résistance équivalente à  $R_{CTN}$  et  $R38$ .

$$R_{eq} = \frac{R_{CTN} \times R38}{R_{CTN} + R38}$$

- Calculer la valeur de  $R_{eq}$  pour une température de  $37^{\circ}\text{C}$  :

$$R_{eq} = 1579 \Omega$$

- Calculer la valeur de  $V_{AM}$  pour une température  $T^{\circ}\text{amb}$  de  $37^{\circ}\text{C}$  :

$$V_{AM} = \frac{R_{eq}}{R_{eq} + P6 + R30} \times 5V = 584,2mV$$

- Démontrer que  $V_{\text{Ramb}} = V_{AM}$

On suppose l'AIL idéal et non saturé, donc  $[(V_{e+}) - (V_{e-})] = \varepsilon = 0 \rightarrow V_{e+} = V_{e-}$

Or  $V_{e-} = V_{\text{Ramb}}$  et  $V_{e+} = V_{AM}$

Donc  $V_{\text{Ramb}} = V_{AM}$

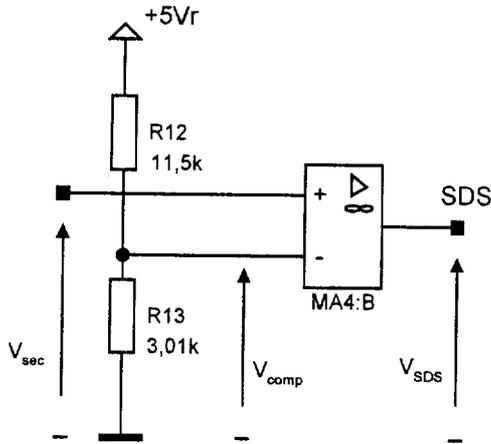
- A l'aide de l'étude fonctionnelle de FS41, déterminer la valeur de  $V_{\text{Ramb}}$  pour une température de  $37^{\circ}\text{C}$  et comparer avec le résultat précédent :

$V_{\text{Ramb}} = 584,3 \text{ mV}$  on trouve le même résultat, ce qui prouve que la fonction de transfert

énoncée dans le dossier est correcte.

Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique			Secteur A : industriel
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 3 sur 12

### III) Etude structurelle de FS34



*Cette fonction permet de détecter un éventuel défaut de la sonde de température. Pour cela il faut comparer  $V_{sec}$  à un seuil correspondant à une température impossible à obtenir si la sonde est en bon état.*

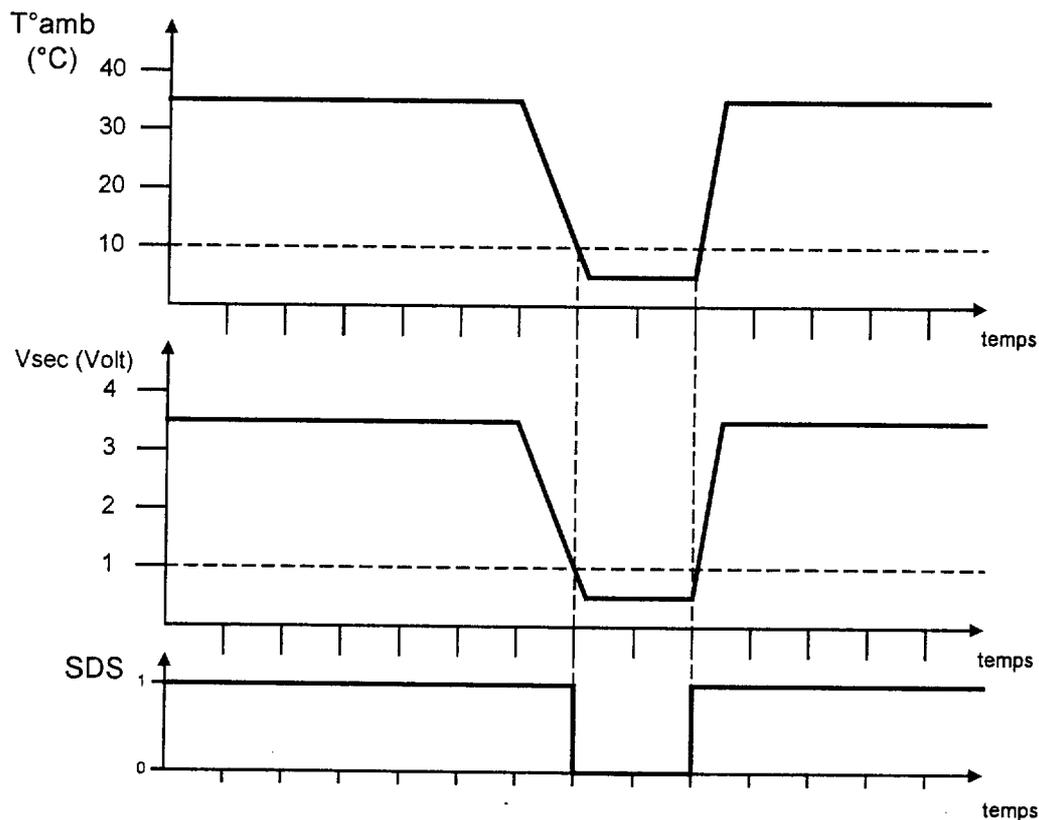
- Quel est le nom de la structure réalisée par MA4:B ? justifier votre réponse.

Cette structure est un comparateur à AIL, car il n'y a pas de contre-réaction sur MA4 :B

- Donner l'expression littérale  $V_{comp}$ , puis calculer sa valeur :

$$V_{comp} = \left( \frac{R13}{R13 + R12} \right) 5Vr = \left( \frac{3,01}{3,01 + 11,5} \right) 5 = 1,04V$$

- Compléter les chronogrammes de  $V_{sec}$  et SDS ci-dessous :



Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique			Secteur A : industriel
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 4 sur 12

#### IV) Etude structurelle de FS35

*MN1 est un monostable intégré de précision (voir annexe 2)*

- Combien de monostables contient le 4538 ? Combien en utilise-t-on ?

Le circuit 4538 est composé de deux monostables, nous n'en utilisons qu'un dans notre application

- Justifier le câblage de la broche 3 de MN1 au niveau haut

La broche 3 est reliée au niveau haut pour autoriser le fonctionnement du monostable

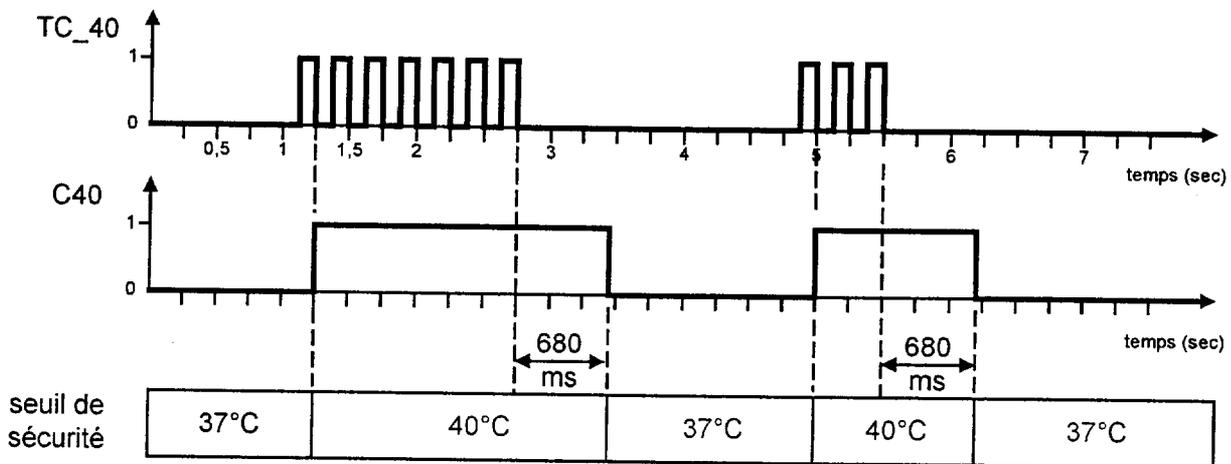
- Quel est le front actif de l'entrée de déclenchement utilisée dans FS35 ?

Le front d'horloge actif est le front descendant

- Calculer la durée T de l'impulsion de sortie du monostable (PULSE WIDTH)

$$T = R_t \times C_t \text{ soit } T = R_{20} \times C_7 = 68\text{kohms} \times 10 \mu\text{F} = 680 \text{ ms}$$

- Compléter le chronogramme de C40 et la valeur du seuil de T° (37 ou 40°C)



- Quelle doit être la fréquence minimale de TC\_40 qui permet d'imposer un seuil de 40°C ?

La fréquence minimale de TC\_40 permettant d'imposer un seuil de 40°C est donc 1,47 Hz

- En quoi FS35 assure-t-elle un rôle de sécurité dans FP3 ?

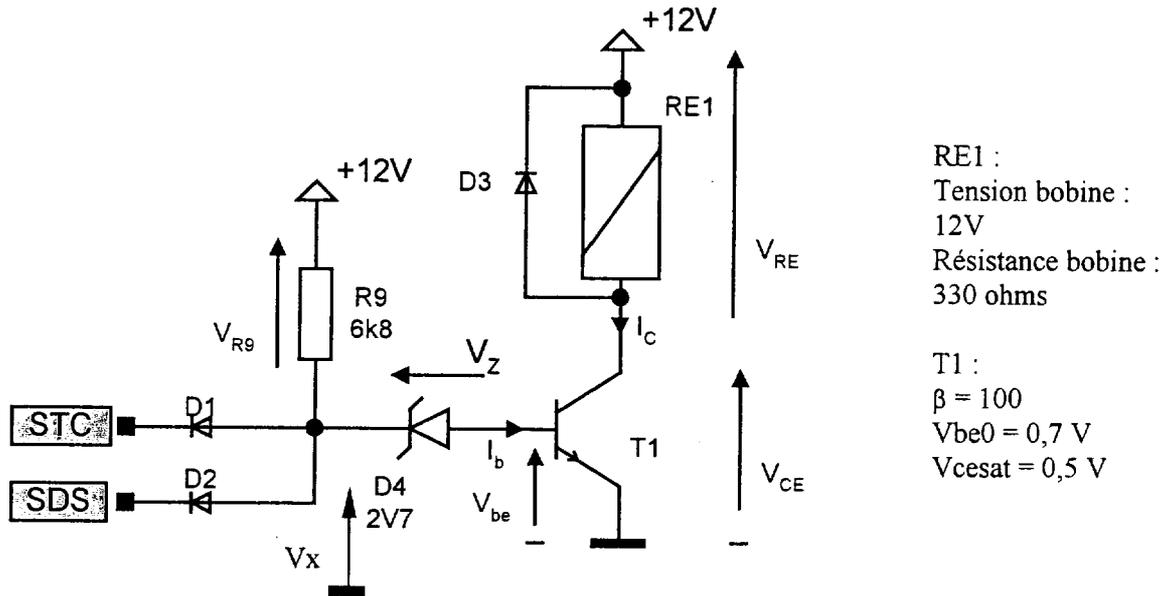
Cette fonction permet de rebasculer le seuil de sécurité à 37°C (sécurité) si FP1 n'envoie pas en permanence l'ordre de passer à 40°C. C'est à dire que la température ambiante ne pourra jamais dépasser 37 °C si FP1 est en panne.

Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique			Secteur A : industriel
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 5 sur 12

## V) Etude structurelle de FS36

On se propose de déterminer les 3 conditions nécessaires à l'entrée de FS36 pour autoriser l'alimentation de la résistance chauffante de l'incubateur

### 2) Condition sur les signaux de détection de Trop Chaud (STC) et Défaut Sonde (SDS).



- Compléter le tableau suivant en choisissant le niveau logique de  $V_x$  et l'état du transistor T1 ( bloqué ou saturé ) parmi les deux propositions :

SDS	STC	$V_x$	Transistor T1
0	0	0	Bloqué
0	1	0	Bloqué
1	0	0	Bloqué
1	1	1	Saturé

Les éléments D1, D2 et R9 réalisent une fonction logique, laquelle ?

Ces 3 éléments réalisent la fonction ET

- Déterminer le courant traversant D1 et D2 lorsque SDS et STC sont au potentiel 12V :

**Le courant traversant ces diodes est nul car elles sont alors en inverse.**

- Calculer le courant  $I_b$  de T1 dans ces conditions :

$$I_b = \frac{V_{R9}}{R9} = \frac{12 - V_z - V_{be0}}{R9} = \frac{12 - 2,7 - 0,7}{6,8 \cdot 10^3} = 1,26 \text{ mA}$$

Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique			Secteur A : industriel
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 6 sur 12

- Calculer le courant  $I_{csat}$  de T1 lorsque T1 est saturé :

$$I_{csat} = \frac{12 - V_{cesat}}{R_{bobine}} = \frac{12 - 0,5}{330} = 35mA$$

- En déduire le coefficient de saturation de T1 :

$$K = \frac{I_b}{I_{bjs}} = \frac{\beta \cdot I_b}{I_{csat}} = \frac{100 \times 1,26}{35} = 3,6$$

- Quel est l'état des contacts RE1:B et RE1:C lorsque T1 est saturé ?

Ces contacts sont alors fermés

- Quel est le rôle de D3 ?

D3 protège T1 contre les surtensions provoquées par la bobine.

## 2) Condition sur le signal d'activation de chauffage CHAUFF.

- Compléter le tableau suivant en choisissant parmi les deux propositions:  
Conditions  $STC = 1$  et  $SDS = 1$

CHAUFF	Transistor T2	LED infra rouge de RL1	Phototriac de RL1	Résistance chauffante
0	Bloqué	Non alimentée	Bloqué	Non alimentée
1	Saturé	Alimentée	Passant	Alimentée
	Bloqué/saturé	Alimentée /non alimentée	Passant / bloqué	Alimentée /non alimentée

## 3) Synthèse

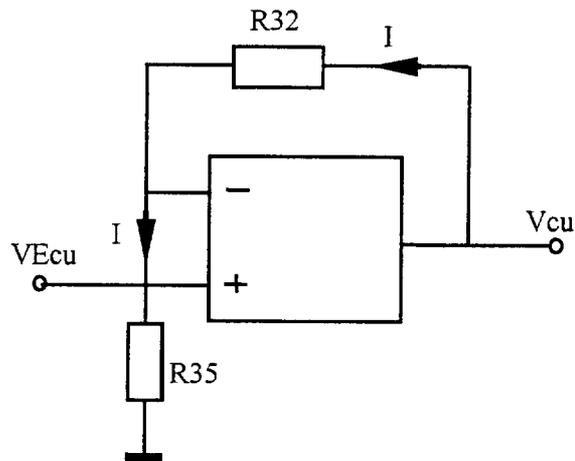
- Pour que la résistance chauffante soit alimentée, il faut que RL1 et RE1 autorisent son alimentation. Quelle est la condition sur SDS, STC et CHAUFF pour que cette résistance chauffante soit alimentée ?

On doit avoir la triple condition  $SDS = 1$  et  $STC = 1$  et  $CHAUFF = 1$

Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique			Secteur A : industriel
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 7 sur 12

## VI) Etude structurelle de FS53

Cette fonction permet d'obtenir une ddp  $V_{cut}$  proportionnelle à la ddp  $V_{Ecut}$



- A l'aide du schéma structurel, démontrer que  $V_{cut} = 8,5 V_{Ecut}$   
 ( Pour cela on donnera les caractéristiques d'un AIL idéal et on écrira les lois des mailles de  $V_{cut}$  et  $V_{Ecut}$  )

MA5 :B AIL idéal  $\Rightarrow i_+ \text{ et } i_- = 0 \quad V_+ = V_-$

$$V_{cut} = R_{35} \cdot I_{35} + R_{32} \cdot I_{32}$$

$$\frac{V_{cut}}{V_{Ecut}} = \frac{(R_{35} + R_{32}) I_{35}}{(R_{35}) I_{35}}$$

$$\frac{V_{cut}}{V_{Ecut}} = 1 + \frac{R_{32}}{R_{35}}$$

$$\frac{V_{cut}}{V_{Ecut}} = 1 + \frac{R_{32}}{R_{35}}$$

$$V_{cut} = V_{Ecut} \left( 1 + \frac{R_{32}}{R_{35}} \right) \Rightarrow V_{cut} = 8,5 V_{Ecut}$$

Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique			Secteur A : industriel
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 8 sur 12

## VII) Etude structurelle de FS52

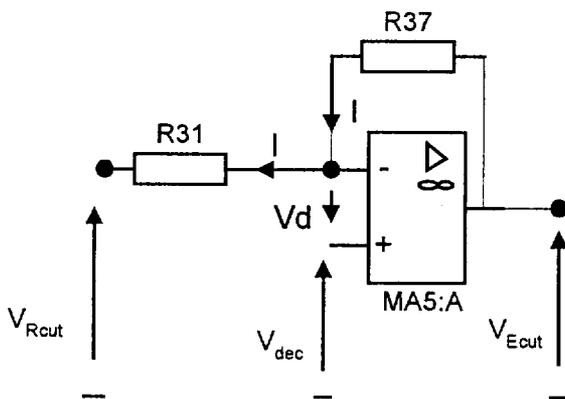
Cette fonction amplifie le signal  $V_{Rcut}$  selon la loi de variation :

$$V_{Ecut} = -4,53 (V_{Rcut}) + 1,08$$

On se propose de démontrer cette relation par l'étude de la structure en régime continu (on ne tient pas compte du composant C2).

on donne  $V_{dec} = 195 \text{ mV}$

Le schéma structurel de cette fonction peut être représenté de manière plus simple. On obtient alors le schéma équivalent ci-dessous :



□ Démontrer que  $V_{Ecut}$  peut s'écrire sous la forme :

$$V_{Ecut} = V_{Rcut} [-R37/R31] + V_{dec} [1 + (R37/R31)]$$

AIL parfait  $\rightarrow V_d = 0$  et  $i_- = i_+ = 0$

$$V_{Ecut} = R37.I + V_{dec} \quad \rightarrow V_{Ecut} - V_{dec} = R37.I$$

$$V_{Rcut} = -R31.I + V_{dec} \quad \rightarrow V_{Rcut} - V_{dec} = -R31.I$$

$$V_{Ecut} - V_{dec} = (V_{Rcut} - V_{dec}) (-R37/R31)$$

$$V_{Ecut} = [(V_{Rcut} - V_{dec}) \cdot (-R37/R31)] + V_{dec}$$

$$V_{Ecut} = [V_{Rcut} (-R37/R31)] + [V_{dec} - V_{dec} (-R37/R31)]$$

On obtient donc :

$$V_{Ecut} = V_{Rcut} \cdot [-R37/R31] + V_{dec} \cdot [1 + (R37/R31)]$$

□ Démontrer que la fonction de transfert de FS52 est alors vérifiée :

$$V_{Ecut} = V_{Rcut} (-4,53) + [0,195 (1 + 4,53)]$$

Application numérique :

$$V_{Ecut} = -4,53 V_{Rcut} + 1,08 \quad \text{c'est ce qu'il fallait démontrer.}$$

Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique			Secteur A : industriel
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 9 sur 12

## VIII) Etude structurelle de FS71

- Comment nomme-t-on le montage réalisé autour de MA1:B ? Quel est son rôle ?

**MA1:B est monté en suiveur. Il permet d'assurer une adaptation d'impédance.**

- Donner l'expression de la ddp (notée  $V_s$ ) en sortie de MA1 :B en fonction de  $R_{34}$ ,  $R_{39}$  et  $V_{ref}$ , puis faire l'application numérique.

$$V_s = (R_{34} \times V_{ref}) / (R_{34} + R_{39})$$

Application numérique :  $V_s = 4.1$  volts

- Si  $V_{sec} = 0$  volt, la diode D8 conduit-elle ? Quelle est alors la valeur de la ddp  $V_0$  ?

**La diode D8 est bloquée et  $V_0 = 0$  volt.**

- Si  $V_{sec} = +12$  volts, la diode D8 conduit-elle ? Quelle est alors la valeur de la ddp  $V_0$  ?

**La diode D8 conduit.  $V_0 = V_d + V_s = 0.6 + 4.1 = 4,7$  volts.**

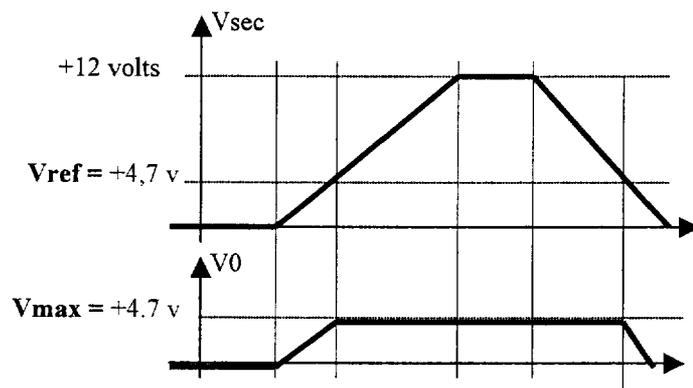
- En déduire la valeur maximale possible en  $V_0$ .

**$V_{0max} = 4,7$  volts correspondant à la valeur maximale de  $V_{sec}$  soit +12 volts.**

- Cette valeur est-elle compatible avec le niveau maximal admissible sur les entrées de MA6 défini par sa tension d'alimentation ? justifier votre réponse.

**MA6 est alimenté en 5 V, donc les tensions d'entrée de ce composant sont limitées à 5V.  $V_{0max}$  est compatible car elle est inférieure à 5 volts**

- Compléter le chronogramme de  $V_0$  en fonction de  $V_{sec}$  (renseigner  $V_{ref}$  et  $V_{max}$ ).



Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique		Secteur A : industriel	
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 10 sur 12

## ANNEXE 1

Extrait de la documentation constructeur du 74HCT574

### SN54HCT574, SN74HCT574 OCTAL EDGE-TRIGGERED D-TYPE FLIP-FLOPS WITH 3-STATE OUTPUTS

Inputs Are TTL-Voltage Compatible  
High-Current 3-State Noninverting Outputs  
Bus-Structured Pinout  
Package Options Include Plastic  
Small-Outline (DW), Thin Shrink  
Small-Outline (PW), and Ceramic Flat (W)  
Packages, Ceramic Chip Carriers (FK), and  
Standard Plastic (N) and Ceramic (J)  
300-mil DIPs

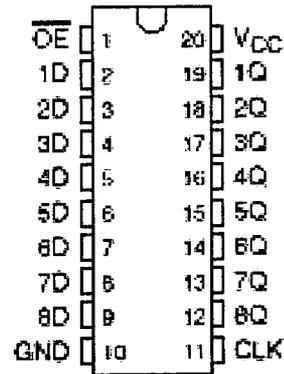
#### description

These octal edge-triggered D-type flip-flops feature 3-state outputs designed specifically for bus driving. They are particularly suitable for implementing buffer registers, I/O ports, bidirectional bus drivers, and working registers. The eight flip-flops enter data on the low-to-high transition of the clock (CLK) input. A buffered output-enable (OE) input can be used to place the eight outputs in either a normal logic state (high or low logic levels) or the high-impedance state. In the high-impedance state, the outputs neither load nor drive the bus lines significantly. The high-impedance state and increased drive provide the capability to drive bus lines without interface or pullup components.

OE does not affect the internal operations of the flip-flops. Old data can be retained or new data can be entered while the outputs are in the high-impedance state.

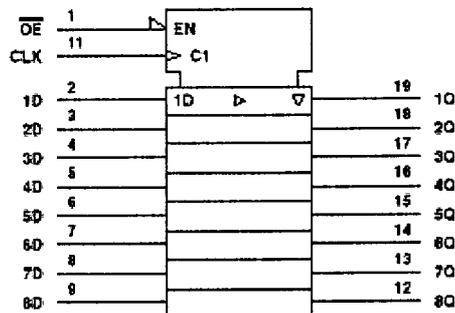
The SN74HCT574 is characterized for operation over the full military temperature range of  $-40^{\circ}\text{C}$  to  $85^{\circ}\text{C}$ .

SN74HCT574 ... DW, N, OR PW PACKAGE  
(TOP VIEW)



INPUTS			OUTPUT Q
OE	CLK	D	
L	↑	H	H
L	↑	L	L
L	H or L	X	Q <sup>0</sup>
H	X	X	Z

#### LOGIC SYMBOL



#### absolute maximum ratings

Supply voltage range	$V_{CC} = -0.5 \text{ V to } 7 \text{ V}$
Input clamp current	$I_{IK} (V_I < 0 \text{ or } V_I > V_{CC}) \pm 20$
Output clamp current	$I_{OK} (V_O < 0 \text{ or } V_O > V_{CC}) \pm 20 \text{ mA}$
Continuous output current	$I_O (V_O = 0 \text{ to } V_{CC}) \pm 35 \text{ mA}$
Storage temperature range,	$T_{stg} = -65^{\circ}\text{C to } 150^{\circ}\text{C}$

Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique			Secteur A : industriel
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 11 sur 12

## ANNEXE 2

Extrait de la documentation constructeur du 4538

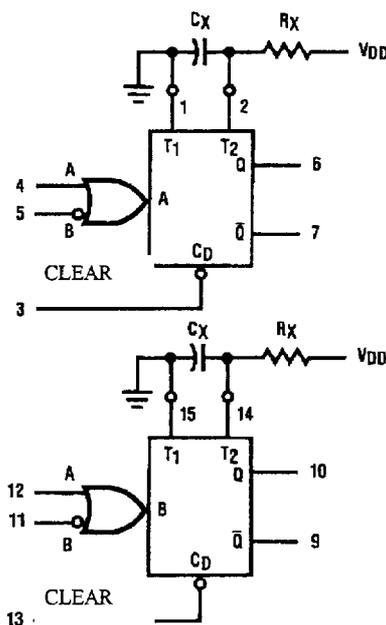
### General Description

The CD4538BC is a dual, precision monostable multivibrator with independent trigger and reset controls. The device is retriggerable and resettable, and the control inputs are internally latched. Two trigger inputs are provided to allow either rising or falling edge triggering. The reset inputs ( $C_D$ ) are active LOW and prevent triggering while active. Precise control of output pulse-width has been achieved using linear CMOS techniques. The pulse duration and accuracy are determined by external components  $R_X$  and  $C_X$ . The device does not allow the timing capacitor to discharge through the timing pin on power-down condition. For this reason, no external protection resistor is required in series with the timing pin. Input protection from static discharge is provided on all pins.

### Features

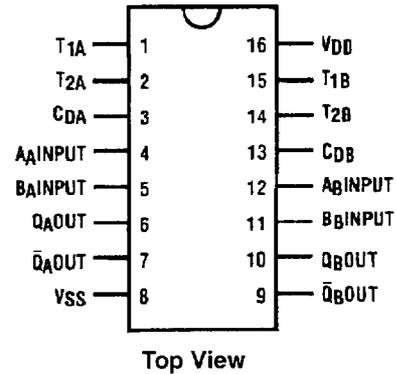
- Wide supply voltage range: 3.0V to 15V.
- High noise immunity: 0.45 V CC (typ.)
- Pulse-Width = R.C (PW in seconds, R in Ohms, C in Farads)
- $\pm 1\%$  pulse-width variation from part to part (typ.)
- Wide pulse-width range: 1 ms to 8
- Separate latched reset inputs ( $C_D$ )
- Symmetrical output sink and source capability
- Low standby current: 5 nA (typ.) @ 5 V DC
- Pin compatible to CD4528BC

### Block Diagram



### OCTAL D FLIP-FLOP POSITIVE EDGE TRIGGER 3 STATES

#### Pin Assignments for DIP and SOIC



### Truth Table

Inputs			Outputs	
Clear	A	B	Q	$\bar{Q}$
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	↓	⎓	⎓
H	↑	H	⎓	⎓

L = LOW Level

↑ = Transition from LOW-to-HIGH

↓ = Transition from HIGH-to-LOW

⎓ = One HIGH Level Pulse

⎓ = One LOW Level Pulse

X = Irrelevant

Groupement Académique EST	Session 2002	CORRIGE	
BEP des métiers de l'électronique			Secteur A : industriel
Epreuve écrite EP3	Durée : 4H	Coéf. : 4	Page 12 sur 12